

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-289580

(43)Date of publication of application : 14.10.1992

BEST AVAILABLE COPY

(51)Int.Cl.

G11C 11/00  
G11C 23/00

(21)Application number : 03-313164

(71)Applicant : SLIWA JR JOHN W

(22)Date of filing : 01.11.1991

(72)Inventor : SLIWA JR JOHN W

(30)Priority

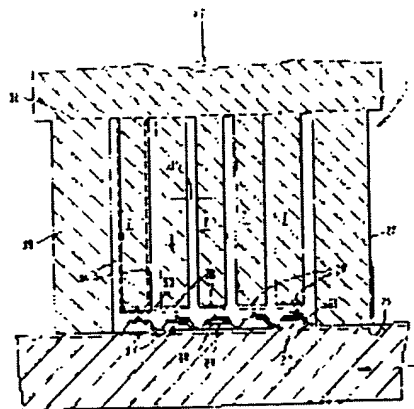
Priority number : 90 608335    Priority date : 02.11.1990    Priority country : US

## (54) MICRO VIBRATION MEMORY DEVICE

(57)Abstract:

PURPOSE: To provide a mass storage semiconductor memory by applying mechanical vibration.

CONSTITUTION: In the micro vibration memory device, the array of storage bits is arranged at the end parts of plural cantilevers which can vibrate and a read/write head 27 whose character resembles to a scanning tunnel microscope or an atomic microscope scanning step is provided by making face the array 26. Furthermore, a circuit group constituted of a micro processor, a multiplexer/ demultiplexer, a power source, a detection circuit, a digital/analog and analog/ digital conversion circuits and a switch means which makes all the functions to be appropriately addressed with the correct bit array and with a corresponding sub-device are contained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

特開平4-289580

(43) 公開日 平成4年(1992)10月14日

(51) Int. Cl.<sup>3</sup>

G 1 1 C 11/00

23/00

識別記号

庁内整理番号

2116-5L

2116-5L

F I

技術表示箇所

審査請求 未請求 請求項の数20(全 27 頁)

(21) 出願番号 特願平3-313164

(22) 出願日 平成3年(1991)11月1日

(31) 優先権主張番号 608335

(32) 優先日 1990年11月2日

(33) 優先権主張国 米国 (US)

(71) 出願人 591265127

ジョン・ダヴリユー・スリワ、ジュニア

JOHN W. SLIWA, JR.

アメリカ合衆国カリフォルニア州バロ・ア

ルト、コレリツジ・アヴェニュー601

(72) 発明者 ジョン・ダヴリユー・スリワ、ジュニア

アメリカ合衆国カリフォルニア州バロ・ア

ルト、コレリツジ・アヴェニュー601

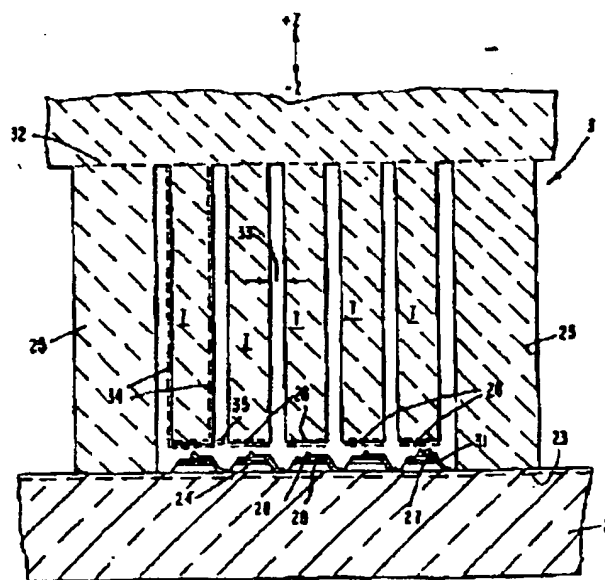
(74) 代理人 弁理士 竹内 澄夫 (外2名)

(54) 【発明の名称】 マイクロ振動メモリ装置

(57) 【要約】 (修正有)

【目的】 機械的振動を応用して、大容量の半導体メモリを実現する。

【構成】 本装置は、振動することのできる複数のカンチレバーの端部に、記憶ビットのアレイが配置され、走査トンネル顕微鏡又は原子力顕微鏡走査ステップに性質が似た読み書きヘッド27がアレイ26に対向して設けられる。更に、マイクロプロセッサ、マルチプレクサ/デマルチプレクサ、電源、検知回路、デジタル/アナログ及びアナログ/デジタル変換回路とより構成される回路群並びにこれらすべての機能が正しいビット・アレイとの間や、対応するサブデバイスとの間で適切にアドレスされるようにする切り替え手段が含まれる。



## 【特許請求の範囲】

## 【請求項1】 メモリ装置であって：

(a) 支持手段と、制御された湾曲手段により可動な少なくとも1個の表面とに接続された少なくとも1個の表面を有する少なくとも1個の部材であって、前記可動表面は静止面に対向して配置され、前記制御された湾曲手段は電氣的に変形可能な圧電性、強誘電性または電歪性材料より構成され、前記少なくとも1個の可動部材に直接的あるいは間接的に機械的に結合されているところの部材；

(b) 前記静止面に配置された複数の読み書きティップ；

(c) 前記可動端に配置された複数のビット・アレイであって、これにより前記ティップを前記ビット・アレイに関して移動させ、このとき前記読み書きティップと前記ビット・アレイとはそれぞれギャップにより分離されるところの複数のビット・アレイ；

(d) 少なくとも1個の前記部材と、少なくとも1個の前記読み書きティップと、少なくとも1個のビット・アレイより構成される群を他のこのような群と、外部環境とから密閉封止するハウジング手段；

(e) 前記読み書きティップのそれぞれにより、その対応ビットの物理的地址を対応ビット・アレイに行うことのできる前記制御された湾曲手段；

(f) 各読み書きティップとその対応ビット・アレイとを電氣的にアドレスして、着信ビット・ストリームを少なくとも前記ビット・アレイの1つに送るか、あるいは前記読み書きティップの少なくとも1つを通じて前記ビット・アレイの少なくとも1つから読み込まれるビット・ストリームを検知する手段；および

(g) 前記対応ティップとビット・アレイとの間のギャップを、前記ティップのその対応ビット・アレイに向かう、または対応ビット・アレイからの移動を介して、あらかじめ設定、微制御および監視する手段；とから構成されることを特徴とするメモリ装置。

【請求項2】 一端で前記支持手段に装着された屈曲変形可能なカンチレバーより構成される複数の可動部材より構成され、自由端が前記ビット・アレイを支持して、その対応ティップに対向するところの請求項1のメモリ装置。

【請求項3】 少なくとも1個の可動部材が、前記プレートの平面に平行な方向にコンプライアンスを有する屈曲変形可能なバネにより前記支持手段に付着される非変形プレートより構成されるところの請求項1のメモリ装置。

【請求項4】 前記少なくとも1個の可動部材が、ガラス、セラミック、酸化物、半導体、積層遷移金属ジカルコゲニド、グラファイト、シリコン、 $\alpha$ 液晶、一価硫酸塩リチウム (lithium sulfate monohydrate)、チタン酸ジルコン酸鉛 (lead zirconate titanate)、チタン

酸鉛、メタニオブ酸塩鉛、フッ化ポリビニリデン、フッ化ビニリデンとトリフロロエチレンの共重合体、チタン酸バリウム、硫化カドミウム、酸化亜鉛、セレン化カドミウム、窒化アルミニウム、酸化ベリリウム、シリカ、ニオブ酸リチウム、タンタル酸リチウム、パラテルライト、酸化ビスマス・ゲルマニウム (bismuth germanium oxide)、ヒ化ガリウム、ドーピングされたシリコン、リン酸二水素アンモニア、モリブデン酸ガドリニウム $\beta$ 構造を有する強誘電材料、およびAとBとは陽イオンであるところの組成式 $ABO_3$ を有する材料より選択された材料より構成され、前記少なくとも1個の可動部材は湿式または乾式エッチング処理によりモノリシックな初期材料より形成されるところの、請求項1のメモリ装置。

【請求項5】 前記少なくとも1個の可動部材が電氣的に延在可能で、前記ビット・アレイ・ギャップを制御可能に変化させ、前記電氣的延在性が前記対応ビット・アレイに向かう、または前記対応ビット・アレイからの前記ティップの移動を補正し、あるいは置き替わり、前記延在運動は前記物理的地址変形から独立しているところの請求項1のメモリ装置。

【請求項6】 前記読み書きティップのそれぞれが、上面と底面とを有する電氣的に変形可能なティップ支持パッドより構成される少なくとも1個のマイクロアクチュエータ積層構造の上に配置され、前記パッドは電歪材料または圧電材料より構成され、前記上面および底面上には電極を有し、前記上面上の前記電極上には誘電層を有し、前記誘電層上には前記ティップが配置されていて前記ティップから前記電氣的アドレス手段への相互接続をもつところの、請求項1のメモリ装置。

【請求項7】 前記ティップの少なくとも一部が、タングステン、タングステン-レニウム合金、プラチナ、プラチナ-イリジウム合金、ドーピングされたシリコン、屈折金属および導電性セラミックよりなる群から選択された導電材料より構成されるところの請求項6のメモリ装置。

【請求項8】 前記読み書きティップ・ギャップ微制御手段が、前記ティップがその上に配置されるところの、プレート状のダイアフラムまたはカンチレバー構造の独立して変形可能な支持部材より構成され、前記手段により、前記プレート状ダイアフラムまたはカンチレバー内の圧縮または引っ張り応力の外部誘導を介して、対向するビット・アレイに向かって、あるいはビット・アレイからのバックリングまたは屈曲変形を行うところの、請求項1のメモリ装置。

【請求項9】 前記バックリングまたは屈曲変形が、前記ダイアフラム上に配置された圧電性または電歪性膜の電氣的変形により行われるところの請求項8のメモリ装置。

【請求項10】 前記バックリングまたは屈曲変形が、

熱傾斜を作り出すことのできる手段により行われ、そのために前記ダイアフラム内の差分膨張変形応力が生まれるか、あるいは、前記ダイアフラムをその周辺の支持構造に対して均一に加熱する手段により行われるところの、請求項8のメモリ装置。

【請求項11】 前記バックリングまたは屈曲変形が、前記ダイアフラムと隣接の支持構造との間に起こるクーロン引力または反発力により行われるところの、請求項8のメモリ装置。

【請求項12】 前記バックリングまたは屈曲変形により、粗動作も行われるところの請求項8のメモリ装置。

【請求項13】 前記プレート状ダイアフラムまたはカンチレバーが、プレート・コンデンサの1電極として動作して、前記湾曲または偏向の容量測定を可能にするところの請求項8のメモリ装置。

【請求項14】 前記読み書きタイプのそれぞれが、上面と底面とを有する電氣的に変形可能なティップ支持パッドからなる、少なくとも1個のマイクロアクチュエータ積層構造よりなる微マイクロ動作手段より構成されて、前記パッドは、少なくとも1層の電歪性または圧電性材料より構成され、前記上面および底面には電極を有し、前記上面上の電極上には誘電層を有し、前記ティップは前記誘電層上に配置されて、前記ティップから前記電氣的アドレス手段への相互接続部を有するものであって、このとき、前記読み書き・ティップ・ギャップ微マイクロ動作手段はプレート状ダイアフラムまたはカンチレバー構造の独立して変形可能な支持部材上に配置され、この構造が前記プレート状ダイアフラムまたはカンチレバー内の圧縮または引っ張り応力の外部誘導を介して対向ビット・アレイに向かって、またはそこからのバックリングまたは屈曲変形を行うところの、請求項1記載のメモリ装置。

【請求項15】 その中にビットを書き込むこと、またはそこからビットを消去することのできるビット媒体層が前記読み書きティップに対向して、前記可動部材のそれぞれの前記表面上に設けられるところの請求項1のメモリ装置。

【請求項16】 前記ビット媒体層が、電氣的に極性化可能な材料または電荷可能な材料より構成され、前記ティップによって前記極性化または電荷が起こり、前記極性化または電荷によって、電荷された、電荷されない、極性化されたあるいは極性化されない領域の存在または不在により、電子的または地形的なビット・コントラストが設けられるところの、請求項15のメモリ装置。

【請求項17】 前記ビット媒体層が、結晶構造がティップ誘導加熱と電界とを介して、可逆的に切り替えることのできる材料より構成され、前記被切り替え領域により電子的または地形的コントラストが設けられるところの請求項15のメモリ装置。

【請求項18】 前記制御された湾曲手段が：

(a) 少なくとも1個の可動部材の連続的な複数サイクルの振動運動であって、前記湾曲部材の前記少なくとも1個の可動表面は、前記湾曲部材の基本共鳴周波数またはその付近、またはその高調波において移動し、それによって少なくとも1個のティップ端と1個のデータビット・アレイとの間に一定の最大振幅の直線的または平面的な相対走査運動を行う；あるいは

(b) 少なくとも1個の可動部材を、ビット・アレイ内の少なくとも1データ・ビットが所定の位置に書き込まれ、あるいはそこから読み込まれることができる、その対応ティップに相対する物理的位置に直接的に駆動するように機能する単一図形の衝撃を与える；ところの請求項1のメモリ装置。

【請求項19】 書き込みビット・コントラストの熱的に駆動される減衰時間を延長するために室温以下まで冷却される、請求項1のメモリ装置。

【請求項20】 請求項1のメモリ装置の少なくとも1個から構成される記憶装置であって：

(a) 前記複数群との間の着信データ/発信データの平行処理を実質的に同時に行うマルチプレクサ/デマルチプレクサとバッファ・メモリ手段；

(b) 前記ティップの動作を維持するために必要な電圧と電流とを供給し、ティップ/アレイの対の幾何学的および時間的關係に関する情報を与える出力電圧または電流を供給する補助回路手段；

(c) 前記のさまざまな電気制御手段の間にデータと命令とを伝えるバス手段；

(d) 前記補助機能と、正しいビット・アレイおよび読み書きティップとの間のデータ・バス手段とを、選択的に適用する切り替え手段；および

(e) 前記補助回路手段の動作と、それらの機能および望ましいサブデバイスとの間の機能と着信/発信データの切り替えと、データの統合性、同期およびメモリのハウスキーピング機能のチェックと、デジタル信号処理またはその方向の調整を行い、同時に望ましくない外部振動の打ち消しを行うマイクロプロセッサ手段であって、1つ以上の前記手段は共一体形電子機能、共実装電子機能または別々に設けられた支持装置として提供されるところのマイクロプロセッサ手段；とから構成される電気制御手段を含む記憶装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、一般的にメモリ装置に関する。さらに詳しくは、半導体材料を用いつつ、材料の機械的特性および電子的特性を利用するメモリ装置に関する。

【0002】

【従来の技術】情報記憶装置の分野では、2種類のメモリ装置が支配的である。すなわち、回転メモリと半導体メモリである。磁気、磁気光学および光学装置などのい

ろいろなディスク・ドライブなどの回転メモリは、1ギガバイトまでのデータを記憶するが、読み書き時間はミリ秒のオーダーになる。一方、DRAM（ダイナミック・ランダム・アクセス・メモリ）、SRAM（スタティックRAM）、EEPROM（電気的消去書き込み可能な不揮発性メモリ）などの半導体メモリはナノ秒のオーダーのはるかに高速の読み書き速度が可能であるが、その容量は小さく、数メガビットの範囲である。ビット当りの価格に関しては、回転メモリのほうが安価であるが、機械的信頼性ははるかに低い。

【0003】回転メモリの容量と、半導体メモリの速度、寸法および信頼性を組み合わせたメモリ装置ができれば非常に価値がある。そのようなメモリがあれば、コンピュータは性能とコンパクト性のみならず、信頼性においても飛躍的に向上するだろう。このために、3次元の電子光学結晶や光ホログラムなどに大量のデータを光学的に記憶させるためのアイデアが論じられてきた：しかし、それが実現されるにはまだ程遠く、実現されたとしても、必要な光学走査や使用されるレーザの波長によるビット・サイズの制約のために、このような装置をマイクロチップの寸法にまで縮小することはきわめて困難であろう。

#### 【0004】

【発明の概要】本発明により、ディスク同様の大容量をもち、ビット当りの価格が低く、読み書き速度が半導体メモリにはるかに近く、固有の機械的信頼性を持ち、不揮発性で大量生産が可能であるという特性をユーザに提供することのできる、既存の半導体製造過程を用いたきわめて小型のメモリ装置が提供される。

【0005】本装置の主な特徴は、回転部品または滑動部品のないこと、きわめて大型の独立して動作するサブデバイスのセットに、データを分布および/または複写する構造、揮発性記憶装置および不揮発性記憶装置の両方に対応できる能力、その一体型設計、半導体の場合と同様の過程を用いた製造および大型のDRAM程度の寸法である。

【0006】簡単にいうと、マイクロ加工技術が採用されて、マイクロカンチレバー（microcantilever）を平面的に配列することが可能になった。この平面配列は、このような装置の大きな平面部を覆う格子から構成されており、その格子の交差部分が、個々のマイクロカンチレバーとなっている。このような平面配列は、たとえば1cm四方のチップ面を覆う、1000x1000個のマイクロカンチレバーのアレイ（合計100万個のマイクロカンチレバー）より構成される。

【0007】各カンチレバーには、その表面にビット・アレイと呼ばれる記憶ビットのアレイが配置されている。各カンチレバーのビット・アレイ表面領域の反対側は、読み書きヘッドになっており、これは走査トンネル顕微鏡または原子力（atomic force）顕微鏡の走査ティッ

プに性質が似ている。各ビット・アレイは、それぞれのカンチレバーの振動により起こる掃引（sweeping）運動で、その隣接の読み書きヘッドと相対的に移動する。カンチレバーには、いくつかの可能な方法のうちいずれかの方法で振動が与えられる。可能な方法に含まれるのは、結合された圧電または電歪共振器、容量結合された電極（どちらか一方が各移動カンチレバーの上にある）の両端に発生されるクーロン力、カンチレバーをバイメタルのように曲げる、バイメタルの熱膨張の駆動差分により発生した力、電極またはカンチレバーの上にあらかじめ配置された磁気材料と作用して、制御可能な引力あるいは反発力を生み出す磁界を利用することによる駆動である。カンチレバーは、連続した高調波励起の状態あるいは非連続的な交互にパルス化される状態で駆動され、少なくとも1回の振動サイクルを起こすか、または望ましい状態の偏向状態に慣性力で駆動される。

【0008】移動式カンチレバー上にビット・アレイを置くか読み書きヘッドを置くかの選択が可能で、もう一方の部品は残りの対向表面に置く。さらに、カンチレバーの形と駆動の方向に関する選択の幅もあり、線形および2次元ビット・アレイを利用して物理的にアドレスを行うことができる。

【0009】振動カンチレバーおよび読み書きヘッドとその関連の電子部品の製造では、すべて半導体および半導体センサ産業に共通の既存のツールと工程を用いている。読み書きヘッドの電子部品は、STM（走査トンネル顕微鏡）およびAFM（原子力顕微鏡）に用いられるものと同様の回路構成を用いているが、きわめて小型になっている。これは、プリアンプなどの回路構成のために最短の相互接続部、最高の速度、最低電力を実現するために必要である。

【0010】その結果、大量生産の可能なメモリ装置であって、超小型、非摩耗性、低電力であること、重複度が高いこと、故障の少ないこと、原子レベルまで記憶セルまたはビット・サイズを落とせること、さまざまな機械走査速度（連続およびパルス）と平面ビット密度を同時に異なるサブデバイスで利用できること、複数のサブデバイスとの間でビットストリームを多重化させることによりきわめて高速の読み書きデータのフロー速度を得られること、超低温で動作できること—これは読み書き電子部品の速度が速くなり、熱ノイズが最小限になるので有利であり、またこのような低温を利用することにより室温で安定でない物理状態で、書き込まれたビットを維持することができ—などの利点を合わせ持ったメモリ装置ができあがる。

【0011】どのようなメモリ装置においても、できるだけ小さなエリアにできるだけ多くのビットを入れたいと思う。すなわち高密度で詰め込まれたビットまたはセルのアレイを利用したいと思う。広いアレイを実際にアドレスしようとするときは、そのビット・アレイ専用の

読み書きヘッドに関してビット・アレイの広い走査動作をすることが必要になる。

【0012】STMでは、走査中に、ティップと検体とのトンネル電流定数を保つことによって、ティップとサンプルとのZ軸の間隔を数オングストロームで一定に保つように制御する。Z軸ギャップの制御は、ティップを10 ピエゾアクチュエータを用いて厳密に制御された方法で、検体に対して移動させることにより達成される。AFMでは、光干渉法またはpiezoアクチュエータにより行われる修正を含む容量結合により検知されるティップと支持部の変動を一定に保つことにより、ティップと検体とのZ軸の間隔を制御する。

【0013】ここで解説するメモリ装置では、走査サイクル中のこのようなZ軸の調整量を最小限に抑えることが望ましく、さらに、このような調整をできるだけ再生可能で予測可能なものにすることが望ましい。このように、可能な限り簡単に低電力の電子部品とZ軸の動作手段とを用いて、必要に応じて、いくつかのサブデバイス間でそれぞれの動作電子回路を共有できるようにする。各サブデバイスのティップとアレイとのZ軸のギャップの調整では、ティップに関して必ずしもアレイを移動させないで行われる走査方法を修正して、巨視的なギャップが完全に一定に保たれるようにすることもできる；すなわち、非等距離相対運動である。これによって、弾性変形のためにティップから一定の距離で回動せず、その端部がビット・アレイに配置されている振動カンチレバーを用いることができる。これで可能となる利点は、カンチレバー・コラムが一度に一次元で直線的に振動するようにすることか、あるいは同時に2次元で軌跡またはリサージュ空間パターンを描いて振動するようにすること10 ができることである。端部（または上部）にビット・アレイを持ったコラムは、森の中の木のようにぎっしりと詰めて、たとえばコラムを搭載したPZT（チタン酸ジルコン酸鉛）のスラブで同時に駆動することができる。これは風が吹くと森の木がすべて揺れるようなものである。

【0014】たとえば、異方性エッチングした単結晶シリコンでこのようなコラムを作り、真空中で駆動すると、再生度がきわめて高い低損失の複数サイクル運動を得ることができる。このようなエッチング・プロセスでは、コラムの長い寸法すなわち高さがシリコンのような材料のスラブの面に深くエッチングされる。その後スラブ面はコラムの端部を含むようになり、これがビット・アレイになる。

【0015】カンチレバー・ティップの2次元運動に関わる可能な軌跡の組合せは実際には全く平面的であるというわけではなく、多少球面を帯びている。弾性力の再生度と、単結晶シリコンの粒界がないこと、およびカンチレバーのこのようなアレイをエッチングする際の半導体方法の完成度により、各カンチレバーのほとんど同一20

の物理的振動特性が生まれる。

【0016】ビット・アレイの運動が多少球面であることと、その結果できるギャップの変動とはティップ・アクチュエータによりなくなる。また、Z軸ギャップの修正は高調波であり、すべてがほとんど同一の振幅と位相を持つためにこの作業は、より簡単になる。カンチレバー材料としてシリコンを用いることにより、熱伝導性がよくなるだけでなく、完ぺきに再生可能な低膨張係数が得られるので、Z軸のギャップ修正は最小限で済み、また等しくなって、熱誘導された寸法の変化にも対応することが10 できる。コラムは共同して振動するので、密接して詰めて全体の面積を充分に利用することができる。

【0017】ここで説明する実施例においては、振動または屈曲するカンチレバー・アレイまたはプレート・アレイには、ビット・アレイが配置されている。対向表面に置かれたティップが広い相互接続と回路構成、および優れた熱シンクを必要とするためである。さらに、性能を最高にするためには、ティップ回路構成と相互接続部はできるだけ小型にすることが望ましい。移動式のカンチレバーに個々のティップを配置するには、容量とインダクタンスの高い長い相互接続部を用いることが必要になる。また、能動電子部品を周期的な応力と低い熱シンク、さらにコラムの製造に伴う過酷な処理にもさらさねばならない。そのため、ティップと関連の起動部品および電子部品を支える表面は、従来の平面処理技術を用いてシリコンから直接製造することが最も簡単である。このように、ティップとすべての関連の電子部品および相互接続部は、マイクロチップと同様の処理で作られるチップ状の装置より構成される。この方法により、光学的消去手段がコラムを光学的に透明にすることを必要とするような用途において、非半導体材料をコラムに用いることも可能になる。

【0018】ここでは、ビット・アレイが連続した大きな面積のプレート上に配置され、そのプレートが隣接する平坦な表面に配置されたいくつかの対応ティップに関して振動される実施例を説明するが、その代わりに多くの、小さな面積のカンチレバーを用いても別の利点がある。1個のカンチレバーは、数Hzから数十Hz、または数百kHzまでのオーダーの共鳴発振周波数を持つように設計される。同時に、許容範囲のギャップ修正により、特に共鳴モードで、かなり大きなカンチレバーの変位を行うこともできる。

【0019】ビット密度を最高にするために極小ビットを得ることが望ましい、たとえば正方形の格子ビット・アレイ内に配置された20オングストロームの中央部に10オングストロームのビットを置くことが望ましいとすると、キロヘルツ程度の走査発振周波数とマイクロメータのオーダーのビット・アレイの変位とを組み合わせることにより、このようなビット・アレイとの間で数メガヘルツの読み書きデータ・フロー速度を得ることが20

きる。カンチレバーは共鳴動作をするように設定することができ、その動作は最小限の進行励起パルスにより維持することができる。

【0020】発振プレートを用いて多くのビット・アレイに対応させる場合には、ある種のトレードオフがあるが、カンチレバーを用いるとそれを避けることができる。まず、慣性的に剛性となる回転プレートは、望ましくないプレート・モードの振動を導入しないようにするためにかなりの深さを持たねばならない。このような振動があるとZ軸の分離を制御することが複雑になる。深さを深くすると、質量もかなり増えて、これをかなりの変位量を高周波で移動させねばならないことになる。そのため同じメモリを作るのに、カンチレバーを用いたときよりもよけいに電力が消費される。この場合の補助手段として、プレートに中空部を作って質量を小さくすることを考えてもよい。プレートを回転または滑動させずに、剛性に装着されたプレートをせん断動作で変形させることにより、回転プレートの内部屈曲を全面的に回避することができる。回転動作を行わずに、せん断動作を行うプレートは、屈曲動作のカンチレバーよりもはるかに固い。カンチレバーと同じ厚み分だけせん断動作をするプレートは、カンチレバーよりもはるかに高い共鳴周波数を有する。その結果、高周波で小さな走査距離とすることができる。

【0021】プレートで大きなカンチレバーのような動きを得るためには、プレートの端部を、その平面上でプレートを振動させるバネで保持することが最良の方法である。プレートをその背面で保持して、せん断振動させる場合とは著しく違う。後者の場合は、大きな振動には厚いプレートが必要になり、前者の場合では、プレートは単に回転するだけでせん断変形しないので、「ソフトな」低剛性のマイクロ加工された、深さのあるバネを用いることにより大きな振幅を簡単に得ることができる。そのため、Z軸の剛性も大きくなる。

【0022】カンチレバーを用いた方法では、静止（ティップに対して）連続絶縁補強材壁を用いて、ティップ群とカンチレバーを隔離することができる。この壁は、ティップ支持被覆層に直接付着し、カンチレバーによって同時にカンチレバー層内に形成されるもので、そのために全体的な表面のZ軸局所剛性が非常に高くなり、望ましくない構造振動が起こらない。プレートを用いた方法では、大きなプレートを備えることによって、カンチレバー（プレート）層とティップ層との間に頻繁な構造接続を有する可能性が妨害されるので、それによって望ましくない装置の歪や複数ティップのチェーン反応不良を招くことがある。

【0023】この説明のために、プレートにはティップに隣接した大きな面のひとつにビット・アレイを配置して、せん断変形が最も小さい（厚みまたは深さ）寸法で起こるか、あるいはプレートの回転または滑動運動がお

もにその平面で起こって、プレート自身には歪が起こらないようにする。また一方、カンチレバーの端部（または広くて薄いカンチレバーの場合はエッジ）にビット・アレイを配置して、木が風で揺れるように、カンチレバーは少なくとも低剛性の一方に屈曲することにより変形する。カンチレバーを用いた極端な場合は、プレートの横寸法（端からビット・アレイを見て）が十分に大きくて、支配的な変形モードとして、屈曲の代わりにせん断が起こると、片持ちにしたビームはせん断変形をするプレートになる。

【0024】セル内にカンチレバーを用いる方法の利点は、必要なときに構造全体の最大剛性を得ることができて、なおかつ大きな掃引ビット・エリアや最低限の電力消費を得られるだけでなく、カンチレバーの長さを断面寸法比に合わせて選択するだけで、振動周波数を伴う振動振幅の連続的なトレードオフをも得ることができる点である。リソグラフィック・エッチング・マスクのカンチレバー径（ビームの断面寸法と形）を可変することにより、異なる共鳴特性を有するさまざまな装置を同時に得ることができる。このため、カンチレバーを選択的に励起させたり、1組の駆動力のもとで異なる高調波に合わせて励起させることが可能になる。

【0025】1つ以上の振動調波が励起される共鳴発振モードでは、非常に多くの振動カンチレバーで駆動PZTとその電子部品とに対して強力なフィードバック信号を与えることができ、それによって粘性剤材料の配置を介してカンチレバーの運動を直接減衰することなく、最大振幅を正確に制御することが可能になる。連続発振構造において固体の減衰材料が用いられると、減衰することにより、電力が増大し、発振の場所による均一性が減少する。ヘリウムのような気体の減衰媒体は、電力の増加を最小限に抑えつつ構造の等温化を促進するので、気体媒体の使用が期待される。

【0026】カンチレバーまたはプレートを連続的に周期的に振動させるために駆動PZT共振器を用いずに、カンチレバーまたはプレートを緩和位置から、データが到着と同時に読み書きされる屈曲位置に駆動させるようなモードの場合は、プレートまたはカンチレバーを粘性減衰させることは非常に適している。全く文字どおりに、装置（ティップのついた）は、すばやく移動されて、カンチレバー（プレート）は慣性のために静止したままとなる。このような構造では、読み書き時間が連続振動モードで得られるものよりも速くなり、最悪の場合でも、目的のビットが来るまで振動サイクル1回分を待てばよい。このような慣性力を用いた方法が減衰および低剛性カンチレバーを利用するのに最も可能性がある。

【0027】ティップ/マイクロアクチュエータ手段の実行方法は、4つの好適な一般的方法を取ることができる。それを以下に説明する：それぞれの方法にはそれぞれ利点がある。どの方法についても、その目的は、ピッ

ト・アレイの届く範囲にティップ／微細アクチュエータを置く粗巨視的ギャップ調整を行って、その後微細アクチュエータ手段が動作ギャップ制御を行えるようにすることである。

【0028】ここで述べるように粗動作は、1つまたは複数の次のような目的のために採用されることを理解されたい：(a) 普通は、マイクロメータまたはその小数点で測定される、通常大きな製造許容範囲をなくすることにより正確な内部のリップ・ビット・ギャップを得る；(b) 装置が動作していないときに、ティップを安全な「係留」位置に移動させることができる能力を与える；および(c) 通常カンチレバーのマイクロメータの小数点程度の、ビット支持部材の回動動作による相対的なティップ・ビット・ギャップの変動をなくする。どの場合でも、個々のビットが通る数オングストロームのティップ・ビット動作ギャップを維持するために必要なティップ・ビット・ギャップ修正は、通常MHz範囲の高周波で行わなければならない、必要な動作は無限小（たとえば数オングストローム）である。この微動作自身は、圧力積層構造あるいはティップ支持ダイアフラムまたは高速の応答と、粗修正も可能であるような大きな動作範囲用に最適化された、圧力積層構造を伴わないカンチレバーを必要とする。

【0029】粗調整を行わないと、装置を組み立てるために必要な製造許容誤差は、はるかに厳格なものとなる。これはギャップが組立時に微調整の範囲内になければならなくなるからである。このような環境では、物理的な組立損傷についても余地が小さくなる。粗調整と微調整の両方を行うことが難しい理由は、信号ノイズを招くような周辺の振動や構造共鳴モードに対する結合による駆動励起を避けるために、動作中には全体構造がきわめて強固であることが望ましいためである。カンチレバーはここで論じるほとんどの実施例において、駆動された発振能力を有することが望ましい。STMまたはATMでは、バルク型の強固なピエゾアクチュエータ三脚型ティップと、検体支持構造を利用する余地は大きい。これらは、低周波振動モードを持たず、環境または走査手段自身により励起され、大型の積層型PZTアクチュエータおよび／または屈曲環状PZTアクチュエータで大きな操作距離が可能になる二重の特性を持つ。これらの装置では、マイクロメータネジや精密レバーを利用して、ティップと検体の粗調整を行うことも多い。

【0030】それぞれが同様のしかし完全に同じではない調整を必要とするような、数百もしくは数千ものサブデバイスをもつ、本発明のメモリ装置を実現するにあたって、製造を可能にして低周波共鳴屈曲モードを避けるには、自動的な粗調整と使用後も粗調整手段が強固であることが必要とされる。数百ないし数千オングストロームのオーダーの粗動作は、もしアクチュエータのバルク変形が通常の方法で、ティップやティップと微細アクチ

ュエータ・アセンブリを持ち上げるために利用されるのであれば、かなり大型の巨大なサイズの一体型（非積層型）ピエゾアクチュエータを必要とする。ここで必要とされるような超薄膜の圧力材料から、妥当な電圧と単位歪みにおいて、このような大きなたわみを起こすことは困難である。しかし、内部電極を追加した非一体型積層圧力構造であればこのような動作を行うことができる。または、同じティップまたはティップ／アクチュエータが載っている小型の単一の非圧力屈曲ビーム・カンチレバーでも、このような距離を曲げることができるが、共鳴周波数は低くなり、そのために見せかけの振動とノイズが導入されると影響を受けやすい。そのため、それを強固にして粗調整された位置に固定し、共鳴周波数を著しく増大させる方法が必要とされる。

【0031】本発明のメモリ装置を実現するために、最後に、電子部品支持用回路構成が設けられる。この回路構成に含まれるのは、マイクロプロセッサ、マルチプレクサ／デマルチプレクサ、電源と、検知回路と、デジタル／アナログおよびアナログ／デジタル変換回路とより構成される回路群および上記の機能をすべて、正確なビット／アレイと対応するサブデバイスに適切にアドレスできるようにする切り替え手段である。

【0032】（実施例）図の説明をする前に、STMとAFMを扱った最初の6冊の文献（参考文献1-6）の考察を行う。これらの文献は、本書の最後にリストアップされているが、顕微鏡で圧力動作された巨視的検知ティップを利用した既存の技術や実験と、本発明が新規の方法で異なる設計の微視的検知ティップをどのように利用するかを理解する上で役立つ。

【0033】その他の参考文献もあり、これも本書の最後に引用されている。これらの追加文献はおもに、このメモリ装置がそれぞれの用途のために最適化された広範なビット媒体を総合的に利用できるという事実を説明するためのものである。それぞれが単独の媒体と結び付いている既存のメモリ装置とはこの点異なる。これらの文献では、どのような組合せを行っても、本発明を明確に説明することはできない。新規であると考えられるのは、このメモリ装置の構造と製造過程である。本発明のメモリ装置は、多くの媒体技術を取り入れることができる。一定の振動と単一パルスによるアドレスの選択ができる点も、オンエンドのカンチレバーおよびプレートと同様に新規であると考えられる。これについてはすべて以下に詳しく説明する。

【0034】図面では、同類のエレメントには同じ参照番号がつけられている。図面は、同一縮尺ではなく、エレメントによっては簡単に表すために概略が示されている場合もある点に留意されたい。

【0035】図1は、本発明の実装済みのマイクロ振動メモリ装置の一例を示す。上下電極16を持つPZT共振器1は、多層セラミック・パッケージ基体4に装着さ



れている。パッケージの外壁5は、セラミックまたは金属製で、ハンダまたはガラス封止リング15を用いて基体4に結合されている。パッケージのカバー6も、封止リング15で付着されている。

【0036】そのほかにも2層がPZT共振器1上に装着されている：ティップ/エレクトロニクス層2とその上のカンチレバー層3である。層2と層3の電子回路構成を、パッケージ基体4上のセラミックの組合せ回路の軌跡に接続している（接続部分は図示されず）フレキシブル回路8が示される。基体4は、複数の共加熱（co-fired）層11、12、13により構成され、品質の良いパッケージに共通するように、外部に接続可能なピン10のアレイを有するものがよい。単線結合9も示されるが、これは駆動電圧をPZT共振器の上部電極に接続するためのものである。セラミック上の可撓コード回路接続は、基体の軌跡14に接続されており、軌跡14はピン10につながっている。ピン10は信号と電力のためのものである。層3内に点線で示されるのは、数個の上下方向に向いたカンチレバー7で、この固定端は、カンチレバー層3の上面に最も近く、振動する自由端は、読み書きティップ（図示せず）があるティップ/エレクトロニクス層2の表面19にきわめて近い位置にある。

【0037】装置は、圧電電極16の両端に時間可変電圧を与えることにより、マイクロカンチレバー7を振動させて装置が動作し、読み書きを行う。ジルコン酸塩チタン酸鉛（lead zirconate titanate）（PZT）が圧電材料としては適している。本発明を実施するために用いることのできる他の材料の例としては、 $\alpha$ 液晶、一価硫酸塩リチウム（lithium sulfate monohydrate）、チタン鉛、メタニオブ酸塩鉛（lead meta-niobate）、ニフ化ポリビニリデン、フッ化ビニリデンとトリフロロエチレンの共重合体、チタン酸バリウム、硫化カドミウム、酸化亜鉛、セレン化カドミウム、窒化アルミニウム、酸化ベリリウム、シリカ、ニオブ酸リチウム、タンタル酸リチウム、パラテル酸塩、酸化ビスマス・ゲルマニウム（bismuth germanium oxide）、ヒ化ガリウム、ドーピングされたシリコンおよびリン酸二水素アンモニアなどがある。一体型（モノリシックな）圧電材料でも複合圧電材料でも用いることができる。

【0038】電極16の両端のこのような電界の印加により、せん断トランスデューサで広く用いられているようなPZT共振器1型20のせん断変形が起こるようにPZTの極性をあらかじめ設定（prepole）する。このせん断運動20は、たとえば、シヌソイド可変電圧を印加することにより高調波にすることができる。共振器1が、相対的に大きな基体4に固着されているので、全変形が最大となるのは、共振器1の上面にある時である。2層2、3は共振器1の上面に剛性に結合されているので、これも互いに剛性に付着している2層は、調和運動を行う。層3の一端だけで付着されているカンチレバー

7は、土台が動くために起こる慣性力により運動状態となる。

【0039】層2、3は通常は、エレメント4、5、6により構成されるパッケージと比べ、かなり小さい点に留意されたい。このように、能動装置（層2、3）は慣性座標系に関して最大変位したときに加速され、部分4、5、6を振動させる際にはほとんどエネルギーが消費されない。

【0040】以上の解説は共振器1として圧電材料を用いた場合について説明しているが、構造的な歪を制御する他の手段を代わりに用いることもできる点を理解されたい。たとえば、強誘電性材料や、電歪材料を代わりに用いることもできる。例としては、ガドリニウム-モリブデン酸塩ベータ（ブライム）構造を有するモリブデン酸塩や、組成式 $ABO_3$ を持つ材料（ただしA、Bは陽イオン）がある。

【0041】カンチレバーを連続運動させるだけでなく、共振器を用いて、慣性によりカンチレバーの端部（ビット・アレイ）が静止するほど速い速度で、単一形のパルスで層2、3を駆動してもよい。これによってティップはビット・アレイ上の望ましいビットの下に移動することができる。

【0042】分かりやすくするために、共振器材料の単層1を示す。軌道運動または楕円運動21を行うためには、たとえば層1を2つのサブ層に分けるとよい。中央に電極を1個追加して、各サブ層は2種類の別々の駆動電圧がそれぞれ、隣のサブ共振器に対して90度の方向に、サブ共振器をせん断するように極性をもたせる。

【0043】このように、連続波またはパルス波のいずれかの平面駆動機能を利用して、カンチレバーを安定して共鳴させまたは共鳴させないで駆動するか、あるいはカンチレバーを繰り返しまたは1回だけパルス運動させて、その自由振動の減衰を選択した振幅に合わせられるようにする。試験のためと、製造中の重複性のために、テスト・パッド17を設けてティップ回路を電氣的に活動させ、また冗長なティップ回路の電氣的プログラミングを行う。装置の中央を通る断面2-2は、図1の矢印2-2により示される。

【0044】カンチレバーの材料としては、シリコンを利用することが好ましい。これは、シリコンの処理（たとえば支持フレーム3からカンチレバー7をエッチング・アウトするなど）がよく知られた特徴ある手順を用いているためである。しかし、カンチレバーとしてその他の材料を用いてもよいことはもちろんである；このような材料の例としては、ガラス、セラミック、酸化物、半導体、グラファイトなどがある。熱伝導性が高く、膨張度が小さい非常に細かい粒子の窒化アルミニウムセラミック、薄膜ダイヤモンド、シリコンのカンチレバーが部分的に $SiO_2$ に変換される酸化シリコン、UV光放射を伝えて電荷されたビットを消去することのできる、マ

スク作成に用いられるホウケイ酸ガラスを用いる例もある。その他の例としては、共振器1に関して示された材料があげられる。

【0045】回動カンチレバーまたはプレートを形成するために用いられる電氣的変形が可能な材料を用いると、設計上の自由度が増して、このような回動部材をティップ自身の動きと共に電氣的に伸長または収縮させることにより少なくとも一部にティップ・ギャップ補正の必要性を組み込むことができる。ここでは、ティップの動きがこのようなギャップ補正をすべて行うような実施例におもに焦点を当てる。

【0046】図2は、図1を2-2で切った、断面図である。ここでは図1の点線で示されていたカンチレバーが、5個×5個のアレイに並べられた25個のカンチレバーで構成される密閉絶縁 (hermetically isolated) されたサブセットから構成されている。この図では、各サブセットの最も近い5個のカンチレバーのみが見える。25の各グループは構造ウェブ材5で隣接する25のサブセットより密閉絶縁されている。それぞれの場所で高度なZ軸の剛性をつくりだしているのは、このウェブ補強材である。このような補強材のために、層2に対する層3の望ましくない平面的な振動により起こる装置の横の寸法の制限がなくなる。

【0047】点線で示されるのは、せん断されたPST共振器 (またはアクチュエータ) 位置20と、その結果得られる、層2、3より構成される横方向に変位された集合体22である。個々の読み書きティップは、それぞれのマイクロアクチュエーション・パッド24 (図2にはすべては図示されていない) 上の25個のカンチレバーのそれぞれの下方に位置する。このマイクロアクチュエーション・パッドによって、ティップが出入りして、ティップとカンチレバーのギャップ距離の時間変動を打ち消し、正しい読み書き機能を維持する。この機能は、以下に述べるビット媒体に関しては、分離に依存する部分が大きい。

【0048】ティップを動作させ、アドレスするのに必要な相互接続部と集積装置も、点線の層23として示される。これらは、1つの実施例においては、層2の表面に作成され、この場合は、ティップが配置されている圧力パッドを追加した集積回路のように見える。25個のカンチレバーのそれぞれは、それぞれの分離チャンバ内で共に移動する。

【0049】カンチレバーの固有周波数は低いので、共振器1ではなく環境により、望ましくないカンチレバーの励起が起こることがある。これに対処するための方法には、次のようなものがある。第1に、構造体内に振動隔離層を挿入する方法で、共振器1により与えられた励起力の一部が層内に熱として放散されるという欠点がある。たとえば、PZTをパッケージ内でゴムまたはフォームの上に置く。または、結合されている層1、2、3

より構成される構造体がパッケージの空洞を満たすゲルまたはシリコンなどの振動隔離材料に浸され、吊持されると、このゲルによって装置は外界と隔離される。この場合、PZTアクチュエータ1に投入される電力により、エレメント1、2、3で構成される構造体を、その平面上で振動させ、カンチレバーを振動させる。このとき、PZT変形全部がその2/3の運動エネルギーになるので、多少電力が無駄になる。エレメント1、2、3より構成される集合体はその中で、自立している、付着慣性質量2、3を持つ、非付着型の共振器1となる。最後に、外部振動はPZT共振器により積極的に減衰されるが、これは共振器が音響速度の遅い振動隔離層上にあるときに顕著である。またこのような望ましくない振動波絶縁層を通る前に検知されて、駆動機能の上部に与えられた減衰駆動機能を用いて共振器1により能動的に減衰される。

【0050】1つ以上のカンチレバー装置を利用して、そのビット・アレイに書かれた位置データの空間基準パターンを読んでもよい。これによって望ましくない変位と加速の関数である信号を上述のような、修正のための減衰あるいは共振器の運動を打ち消す機能を持つ修正手段に与える。同じ基準パターンが、磁気ディスク・ドライブのトラックやセクタに行うように、すべてのカンチレバーに関するティップ位置の決定を助ける。

【0051】上記の説明は、カンチレバーの通常の屈曲方向における望ましくない振動に関するものであった。各カンチレバーの軸剛性は大変高いので、カンチレバーのZ軸の縦方向の小さな振動は、カンチレバーの熱軸膨張と同様、ティップ・マイクロアクチュエータにより修正することができる。

【0052】通常の励起あるいは極度の衝撃によるカンチレバーの最大変位を制限するために、個々のカンチレバーの周囲に直接減衰材料を用いることを考えてもよい。さらにこのような材料を用いることにより、構造体を等温化し、短い「リングダウン」すなわち安定時間を与えることができる。しかしビット・サイズが小さくなるにつれて、このような材料を用いることによって異物やほこりの粒子などがティップ領域に持ち込まれるという問題が多くなる。異物が持ち込まれるとSTM装置やATM装置にとっては決定的な故障とはならないまでも、信号対雑音比が悪くなることが知られている。液体の減衰材料の場合は、カンチレバーと液体との間の濃度の不整合が大きくなり、加速力でたわまなくなる。さらに、液体は振動周波数の上限を厳格に制限し、対流乱流力を発生させる。連続的な高速振動が必要とされない限り、これでもよい。その場合は、データは、通常、単一形のパルス変位により読み書きされる。CVDタングステン堆積を介して、カンチレバーに質量を追加することにより、粘性媒体中のこの種の慣性アドレスをさらに強化することもできる

【0053】妥当な減衰材料としては、RTVのようなエラストマ材料よりなるものもあり、これはカンチレバーに隣接する回動空間の深さや面積全体を必ずしも充填する必要はない。このようなエラストマの利点は、減衰が大きくなっても共鳴周波数が大きくなり、カンチレバー全部が共に回動できるようにすることがより簡単である点である。

【0054】密閉されたそれぞれのサブチャンバ内のすべてのカンチレバー（ここではたとえば25個）がギャップをつなぐたとえばエラストマやきわめて薄い窒化シリコンなどの柔軟なスペーサを有して、その間隔を維持するばかりでなく減衰をも行うような方法も本発明の範囲に含まれる。ビット・サイズは、このようなスペーサのガス放出の悪影響が読み書き性能に及ばないように充分大きくしなければならないことはもちろんである。

【0055】最後に、たとえばヘリウムのような気体のカンチレバー減衰手段を利用することもできる。このような手段を用いると、構造体の等温化を助ける。各カンチレバーが壁25に囲まれるかあるいは隣接すると、最も効果的である。

【0056】図3は、図2の一部分の拡大図である。ここでは5個の最も隣接しているカンチレバー7が見える。ティップ27は、1個のカンチレバーにつき1個あり、ティップ27が載っている誘電体28により覆われている上部電極29を有するマイクロアクチュエータ24で構成される積層構造上に作られている。1個のティップ/マイクロアクチュエータ・アセンブリの拡大図を図4に示す。

【0057】マイクロアクチュエータは、スパタリングあるいはスピニングと、その後のリソグラフィック規定とプラズマ反応イオン・エッチングにより薄膜上に堆積する際に最も便利な圧電材料または電歪材料より作成される。適した材料としてはスパタリングにより堆積されるPZTまたはゾルーゲル方法と、膜積層あるいはスピンキャストリングおよび硬化により堆積されるPVD（二フッ化ポリビニリデン）がある。

【0058】各マイクロアクチュエータ24は、独立した上部動作電極29を有し、共通の下部電極（図示せず）を有することもあり、その厚みの両端に駆動電圧を与えられるようにして、それぞれのティップ27を上下する。各ティップ27の下にあるのは、誘電絶縁層28で、これによってティップの移動駆動電圧からティップのビット検知/書き込み信号を絶縁している。回路設計によっては、この絶縁体は要らない。

【0059】相互接続部31は、それぞれ独立した局部回路構成23に、独立ティップ27を接続させている。層23は基本的には集積回路表面のように見えるが、その上部に、必要な絶縁体により絶縁されたマイクロアクチュエータ/ティップを有し、これらは回路構成23に接続されている。

【0060】1個のカンチレバー7が、部分的にたわんだ位置34に示されているが、すべてのカンチレバーはこのような設計になっている。上述のようにこの偏向は、平面的に広がる。ティップ27に最も近いカンチレバー面にあるビット・アレイ26も図示される。

【0061】EDP（エチル・ジアミン・パイロカテコール）溶液またはKOH溶液のような異方湿式エッチング手段を（111）シリコンまたは（100）シリコンに用いて、その形により制限を加え、カンチレバーを形成するか、あるいは、反応イオン・エッチング（RIE）、電子サイクロトロンRIE、またはマイクロ波に助けられたプラズマ・エッチングを従来のセンサまたはICマスキング技術と用いて、（111）または（100）シリコンでカンチレバーをエッチングする。溝33のエッチ・フロントが止まっているインターフェース32を図3に示す。選択的異方性湿式エッチングでは、このようなエッチ・ストップは1層のシリコンがその他の層よりもホウ素含有量が大きいエピタキシャル・シリコンを用いることにより得られる。インターフェース32は図では、このようなホウ素濃度の非連続点となっている。Z軸に沿って+Z方向にシリコン表面をエッチングすることにより、カンチレバーが形成される。

【0062】本発明の実施例において採用されているカンチレバー7は、光を規定できる図形であればどのようなものでもよく、よく用いられる断面図形は矩形、正方形、円形、楕円形、多角形である。またこれらは、中空筒型シリンダのような中空や筒型でもよい。中空の管を用いることの利点は、質量が小さくなり周波数が高くなることであるが、剛性はあまり高くない。カンチレバー7はまた、細長い断面図形を有してもよく、疑似平面的な掃引運動の振動とは対照的に基本的には一方向に振動する。カンチレバー7は、また図3の点線で示されるように薄いウェブ材料35で、架橋上に配置してもよい。この材料により、間隔を維持することができ、また追加のビット・アレイ媒体の保持、追加のティップによる読み込み、および上述の減衰機能も行うことができる。このようなウェブ35がビット媒体基板の大きな部分を占めるような方法も本発明の範囲であり、カンチレバー7の目的はそれを前後に回動して、適当な平坦度とティップからほぼ等距離を保つことである。

【0063】カンチレバー7は通常は、少なくとも外側の長い表面で導電性があり、読み書きティップとカンチレバーとの間に電流が流れることができるようになっている。これについては、媒体の説明で詳しく述べる。層3を通り、層2の回路構成23までの電気経路が設けられる。シリコンでは、この経路はバルクとしてドーピングするか、あるいは集積回路技術において広く知られている技術を用いて、拡散またはイオン注入により選択された領域をドーピングすることにより得られる。その他の手段としては、カンチレバーの長い壁を薄いCVDタ

ングステンで被覆する方法がある。

【0064】図5ないし図7は、図3と似ているが、その他の実施例が示されており、ここでは各ビット・アレイ26を直接支持する個別のカンチレバーの代わりに、剛性のプレート7'または7''が多くビット・アレイ26からなる広い部分を支持しており、プレート7'または7''は弾性的に疑似平面運動で前後に回転する。これには2つの形態がある。

【0065】まず図5には、比較的細長いカンチレバー40がそれぞれ、振動プレート7'を「カンチレバー・プレート」ハウジング3'に結合させている。これらのカンチレバーは前の図と非常によく似ているが、異なるのは、その機能がそれ自身でビット・アレイ26を支持することではなくて、カンチレバーが接続されているビット支持プレート7'を回転させることである。この方法の利点のひとつは、図5の多くのビット・アレイ26を含むプレート7'の表面が平坦で、ティップ27に対して平行に保たれることである。そしてもっと重要なのは、ティップ27と隣接のビット・アレイとの間のギャップがほとんど等しく、正確な位相を持つことである。複数のティップとデータを多重送信しつつ、電子回路を位相角度の修正だけに使わないようにして、個々のカンチレバーの動き（図1ないし図3に示されるような）が互いに少し位相とずれているようにしたいときは、この点は重要である。図5の右側には、点線39でカンチレバー40の変位位置が示され、点線36で変位したプレート7'が示されている。プレート7'を用いると、位相角度修正はビット・サイズが非常に小さいときしか必要なくなることで、このような修正は、位置情報がトラックとセクタの形でディスク上にフォーマットされているディスク・ドライブのような装置を用いることにより比較的簡単に実行できることも強調したい。前記の図のカンチレバー7では、位相角度修正はもっとたびたび行う必要がある。

【0066】図6には、非常に似ている構造が示されているが、異なるのは、プレートを支持するカンチレバー40の代わりに、エラストマ・スペーサ37を用いていることである。スペーサ37の変位位置が点線38によって示され、その結果のプレート7'の変位が36により示されている。図5の比較的細長いカンチレバー40がおもに屈曲するのに対して、これらのエラストマ・スペーサ37はせん断変形をする。

【0067】図6に示される構造には、図5ないし図7に共通のデータの同時送信の他にも利点がある。第1に、せん断可能なエラストマ材料は、振動を減衰し、薄膜または積層技術を用いて付着することのできる材料である。そのため、このようなプレート7'を駆動するのによい電力が必要になっても、ある程度の周囲の絶縁が可能になる。このエラストマ・スペーサ37のZ軸の剛性は、RHSまたはその他の前述の構造のカンチレ

バー40よりも悪い。

【0068】図5のカンチレバー40または図6のスペーサ37を、圧電材料の連続したあるいは分割された膜と入れ替えた構造も、本発明の範囲にはいる。この圧電材料はプレート7'を振動させる（あるいは能動的に外部の振動を絶縁する、あるいはその両方の役割を果たす）。カンチレバー40かスペーサ37をこのような圧力動作膜と入れ替えると、これまで論じられてきた駆動手段であったPZT共振器1の必要がなくなることもある。

【0069】図7は、絶縁ウェブと補強材5の反対側にチャンバが追加され、さらに回転プレート7''が示されている。回転ビット・アレイ搬送プレートの構造の2つの重要な修正について、以下に説明する。

【0070】プレート7''を支持、駆動する第1代替実施例では、図のようにプレート7''のカンチレバー40と、エラストマ・スペーサ37が完全になくなっている。その代わりに、弾性材料またはエラストマ材料41が、プレート7''をエッジの1カ所以上で、カンチレバー層3'の隣接壁25に付着するために用いられている。このような支持バネ41が1個図示されている。

【0071】このような構造の優れた例は、シリコンのような異方性エッチングが可能な材料から一体的に作ることができる。プレート7''は、（図5の+Zまたは-Z方向のいずれかから）エッチングすることにより得ることができ、このときバネ41も一体的に作られて、同時にエッチングされる。このためバネ41の断面図は、Z軸に関しては一定である。これは、1種類の材料で二次的な操作をしないで方向性エッチングを行うと、このような条件しか得られないからである。たとえば、このようなバネ41は、プレート7''のエッジををプレート7''の面で一致するような角度に合わせるまっすぐなカンチレバーであってもよい。Z軸に関して見たときにV字型のバネや曲線上のバネなどを含む、多くの可能性があるがどれも適している。バネは1次元の共振器励起を与えただけで、2次元の動きを誘導するように構成してもよい。

【0072】プレート7''は、たとえばSiO<sub>2</sub>のような選択的エッチングが可能な膜を湿式エッチングで取り去ることにより、ビット・アレイ面の反対側に当たる裏側が機械的に自由な状態とすることもできる。このような構造では、シリコン・ウェーハから始めて、解放酸化物（release-oxide）を堆積または成長させ、次に、たとえば多結晶シリコンなどのプレート材料を堆積させる。これにマスキング、方向性乾式エッチング、次にアンダーカット湿式エッチングまたは乾式酸化エッチングを行って、構造体を作り上げる。この構造体では、可動プレートとウェブ壁グリッドが、多孔性プレート状のカンチレバー層3のサブアセンブリを構成し、後でこの層の上部はキャップとなる固体層により覆われて、封止さ

れる。または、プレート／バネ／ウェブ壁多孔性層を、  
 アンダーカット解放プロセスを伴わずに、1片の単結晶  
 または多結晶シリコンから共に、異方性エッチングして  
 もよい。この方法の利点は、Z方向に断面が一定で、プ  
 レート7"面におけるコンプライアンスが所定の剛性を  
 持ち、Z方向のコンプライアンスがほぼゼロであるところ  
 の、深い（この図と上記の図においてZ方向に）薄い  
 バネが簡単に作られ、その結果プレート7"のZ方向に  
 おける移動がほぼゼロとなり、プレート7"の面の所望  
 の剛性が得られる。すなわち、この方法は実質的にティ  
 ップ・ギャップの高調波修正の必要をなくし、図1、図  
 2および図3のカンチレバーのビット・アレイのあまり  
 平面的ではない運動を相殺し、あるいは、図5ないし図  
 7のスペース37またはカンチレバー40により支持さ  
 れている2枚の7'プレートのこれもゼロではないZ方  
 向の動きを相殺する。プレート7"または7'は、ビット  
 ・アレイ面の下に中空の空間を作って、その質量を減  
 らしてもよい。それによりバネの剛性を一定にしてピー  
 ク共鳴周波数を大きくすることができる。プレート7"  
 または7'のこのような代替の実施例においては、ビット  
 ・アレイ・プレートの駆動は共振器1（図5ないし図  
 7には図示せず）でなされるのが好ましい。これはプレ  
 ート7'にも当てはまる。

【0073】プレート7"を支持駆動する第2実施例で  
 は、上述のバネ41を、圧電材料41と置き換える。P  
 ZTまたはPVDfのような圧電材料は、プレート7"  
 の壁25とエッジとに堆積された電極（図示せず）によ  
 り駆動される。この方法では、共振器1は必要ない。プ  
 レートのエッジの一部が圧電材料41により駆動され、  
 他のエッジがバネ41により支持されて、機械的にあら  
 かじめ荷重される（preload）組合せの方法も本発明の  
 範囲にはいるものである。

【0074】大きな変形を得るために、積み重ねられた  
 圧力動作部（ピエゾアクチュエータ）、すなわち積層圧  
 力動作部（ここでは非一体型のものとする）を構築する  
 ための基本的な原理と設計の基準はよく知られている；  
 例としては参考文献7を参照のこと。薄膜型の圧力材料  
 の材料定数が既知である限り、この基本原理は、薄膜法  
 により形成される超小型圧力装置にも同様に適用され  
 る。

【0075】図8と図9は、両方ともティップ／アクチ  
 ュエータ層2の土台となっている材料55内の空洞45  
 上方に形成された、屈曲ビームの一部を示している。ま  
 た集積されたティップ／アクチュエータ電子部23と実  
 際のティップ27も示され、それぞれが層28、29、  
 24および相互接続部31、44からなるそれぞれの微  
 細アクチュエータ上に直接載っている。コンタクト・ピ  
 ア43により、ティップ／アクチュエータの相互接続部  
 31、44は電子部23に電気的に接続されている。図  
 8と図9には、ビット・アレイ26が載っている隣接す

るカンチレバー7（またはプレート7'または7"）の  
 動きも点線で示されている。どちらの図でも、ビーム4  
 7はティップ／微細アクチュエータが隣接のビット・ア  
 レイ26に非常に近くなるように歪められている。ハン  
 ダや、再溶融可能なガラスまたは重合体46のような溶  
 融、再溶融が可能な材料が、固化した状態で空洞45内  
 に示され、ビーム47を粗修正された位置に固定してい  
 る。

【0076】図8および図9のビームは、隣接材料48  
 とは異なる材料42の改変層あるいは追加の層を組み込  
 んでおり、そこからビーム47が従来の微細加工手段を  
 用いてバターニング、エッチングされる。適切な材料と  
 しては、層55については単結晶装置グレードのシリコ  
 ンと、層48については単結晶シリコン、多結晶シリコ  
 ン、二酸化シリコン、窒化シリコン、酸窒化シリコンま  
 たはCVDまたはスパタリングされた屈折金属があげら  
 れる。微細加工と半導体センサの文献には、このような  
 従来のカンチレバー形成技術に関するデータは豊富にあ  
 る（参考文献8、9参照）が、それを検証することはこ  
 こでの目的ではない。

【0077】今日ではこのようなマイクロビームの形成  
 は日常的なことであるが、ビームを制御可能に変形し  
 て、一定の場所に固定し、ギャップの粗調整を行う方法  
 をいくつか説明する。マイクロビームを利用する既存の  
 技術では、ビームを偏向した位置に固定することは異常  
 なことである。なぜなら、ビームは通常は静止力、動力、  
 慣性力または質量を検知するために用いられるので、  
 そのためには変形可能な状態になっていなければならないからである。

【0078】本発明では、粗修正ビームをたわませるた  
 めのいくつかの駆動手段のうち、どれを用いてもよい。  
 これには次のようなものがある：（a）膨張係数が異な  
 り、温度エクスカージョンを起こす材料を有する積層ビ  
 ーム、またはたとえばシリコンに注入された抵抗により  
 誘導される温度傾斜を支持する単一材料の積層ビームに  
 よる屈曲；（b）1つ以上の圧力膜を含み、1形態ある  
 いは2形態を形成する積層ビームによる屈曲（参考文献  
 7参照）；（c）クーロン引力または反発力により誘導  
 される屈曲であって、カンチレバーと空洞とはそれぞれ  
 異なる電位に電荷されている屈曲；（d）外部からかけ  
 られた力または加速により誘導された屈曲であって、カ  
 ンチレバー（その吊持したティップ／微細アクチュエ  
 ータの質量を伴う）を遠心機に入れて質量重量でビーム  
 を曲げるか、あるいはビット・アレイまたはその他の平坦  
 な基準面でティップを軽く押し下げることにより得られ  
 る屈曲；（e）材料を流動状態に固定するなどの、液体  
 材料での湿潤またはビーディング・アップの毛細管力に  
 より誘導された屈曲；（f）磁気膜と設定された磁界と  
 の相互作用、あるいはビーム上に起こった電流による引  
 力または反発力により起こった屈曲；（g）ビームの両

端にかけられた圧力差により誘導された屈曲であって、この場合、ビームはその両端の圧力差を維持できる変形可能なダイアフラムで構成される。

【0079】屈曲によりティップ／アレイのギャップがあらかじめ設定されるが、絶対的な意味では、ビームを上か下に動かしてこれを行うことを強調したい。ビーム47は実際は、棒状の棒から完全な平面状のダイアフラム、複雑ならせん形や複数ビーム／メッシュ構造まで、どのような形態をとることができることも強調したい。そのためここでは「ビーム」ということばは広い意味で用いる。

【0080】本発明は、粗調整ビームを修正位置に固定するために、いくつかの手段のうちどれを用いてもよい。この手段には、次のようなものが含まれる：

【0081】A. 溶融し、その湿潤動作によりビームと空洞のギャップが橋絡され固化されて、ビームを固定する材料46の利用。この材料は、脱気したハンダまたは流動ガラスで、最初は薄膜状に付着されて、流れているうちにビーズ状になる。例としてはインジウム－鉛系の合金ハンダやホウ素／リン／ゲルマニウム系の流動ガラスなどがある。これらの材料は、薄膜としてあらかじめ最適な状態にしておく。

【0082】B. 化学蒸着により堆積された材料46の利用。これには六フッ化タングステンを用いたCVDによるものなどがあり、ビームと空洞のギャップを橋絡してそこに固定する。CVDタングステンを用いてビーム47自身の中に接合部を結合させることも本発明の範囲内に入り、このような堆積による応力でビームを都合よく移動させることも発明の範囲内にはいる。最後に、ビームは最初から高度に曲がるように作って、ビット・アレイ構造または平坦な基準面を用いて固定する前にティップを平面化してもよい。組立中のギャップ修正手段の一部として、CVDタングステンを用いてティップの大きさを変えることも本発明の範囲内である。

【0083】恒久的な固定手段を設けずに、使用者がビット・アレイから離れたところにティップを設置して、使用しない時は保護をし、装置の動作中は屈曲カンチレバーの問題点をたとえば、望ましくない外部振動に中立で応答してマイクロアクチュエータ・カンチレバー47を上記のような手段の1つによって実際に駆動することにより改善する方法も本発明の範囲内である。AFMでは、検知ティップは、たとえば局部質量、電荷あるいは磁気極性振動などを有する検体により起こされる力に影響を受ける。このコントラスト（ここではビット・コントラスト）は検体（ここではビット・アレイ）に対して高い周波数でティップを振動させ、検体により加えられた力で起こされたティップの振動周波数の変化－力が加えられなければ安定していた周波数の－を検出することにより検出する。本発明では、カンチレバー・ビーム47はこのような方法で検知ティップ27を振動さ

せる役割を果たす。このとき、材料46により溶融することはない。空洞45はティップ27の容量変位センサとして機能する。

【0084】このようにビット・アレイに電流を用いることなく、絶縁磁気検体（ビット）のコントラストを見ることができAFM技術は、さらに本発明のために媒体を選択するコントラスト機能を持つ。

【0085】ビーム47上の最後の振動として、微細アクチュエータが排除され、ティップが、たとえばV字型ビームの鋭い先端部としてビーム自身に組み込まれ、先端部がビット・アレイ26に向かって曲がると、上述の駆動手段を用いて、とがらせたビーム47を制御可能に曲げて装置を動作することもできる。このような方法では、丈夫でしかも変形可能なダイアフラム（プレート状でできれば多孔性であること）か、共鳴周波数が高く応答時間の速い複片ビームを用いることが最もよい。ここでの目的は、広範囲の屈曲を可能にしつつ剛性を高くして固定せずに粗屈曲と微屈曲をできるようにすることである。

【0086】図10は、ティップ／微細アクチュエータの粗調整の別の方法を示す。3個のティップ／微細アクチュエータが示され、それぞれは、圧力材料50よりなる支持台に置かれている。圧力材料50自身は一番右側の圧力材料支持台50に示されるように、複数の内部電極50aを持つ複層設計となっている。このため、本方法では、粗調整が物理的な溶融や結合により固定されないために、粗調整は装置を用いるときのみ行われ、装置が用いられないときはそのままである。または、粗屈曲を起こす電圧がこの期間中もオンのままとなったままでもよい。これをエレクトロニック・クランピングという。このようなアクチュエータを用いて、外部から与えられた望ましくない振動を実際に抑制してもよい。

【0087】図10では、たとえばポリイミド製の可撓性薄膜ウェブ51がそれぞれのピエゾアクチュエータ50を十分に覆うことにより、タイプ31と44の相互接続はティップ27と微細アクチュエータ上部電極29とから、タイプ43のピア（図示せず）を通じて隣接のシリコン57内にあるティップ電子部23まで接続される。図10では、相互接続44は微細アクチュエータのベース電極として示されており、31はティップ自身に接続されている。微細アクチュエータ上部電極29に接続するもののようなその他の電極は示されていない。個々のピエゾアクチュエータ50の上部は、層51の下で、電極を有し（図示せず）、一方3個すべてのアクチュエータに共通のベース電極49が示されている。粗アクチュエータ50間の空間52は、エラストマ材料で満たされて、その上の層51は連続面を有している。

【0088】図10では、下地の基板55は、電子部分が組み込まれない限り、必ずしも半導体材料である必要はない。図10の代替の実施例では、（57ではなく）

55は、電子部分が集積された半導体で、57は湾曲層51の片端面を形成するコンタクト・ビアを含む誘電スペーサとなっている。この場合、層57がたとえば、厚くスピンニングされたポリイミドであると、空洞52を満たし、同時に湾曲層51として機能することができる。最後に、アクチュエータ50（図示せず）の上の電極は、たとえば、スタック50のパターンニングとエッチングのためのエッチ・マスクとして動作することのできる金で作られてもよい。

【0089】図11に移ると、2個のティップ/アクチュエータのセットが同様に示されており、粗調整と微調整の役割を果たす1個の複層圧電アクチュエータ50にそれぞれ載っている。下の半導体基板55には、ティップ電子部分23が含まれる。圧力積層構造50とティップ27とを起動させる下部電極54と相互接続部31は図示されているが、積層構造の上部電極は図示されていない。二酸化シリコンなどの材料からなる層52は、ボンド部3と相互接続部（図示せず）の平坦面を作っている。層53はティップ/アクチュエータ層2をカンチレバー（プレート）層3のウェブ壁25に結合させる接合材料のボンド部となっている。この結合ボンド部は、低温拡散接着剤、流動ガラスまたはハンダ接着剤、陽極接着剤、エポキシ接着剤またはその他の恒久接着剤、または装置を損傷しない程度の低温で実行される剛性クラッピング部または締め付け部より構成される。

【0090】図10および図11の両方で、圧力材料50は可撓性PVDFでもよく、これは図10の層57と、図11の層52とにより規定されるようなくぼみの中にスピンまたは鋳造することができる。PVDFはまた、きわめて薄い層に積層することもできる。PVDFで、下方の電極なしに、2個の隣接する表面電極だけを用いて、表面を屈曲させることができることも知られている。この方法はアクチュエータ50のを組み込む際の1方法として明らかに含まれる。PVDFタイプの圧力膜は、たとえば参考文献10および11において論じられている。

【0091】図12は、微制御用の第1マイクロアクチュエータ積層構造が粗調整用の第2マイクロアクチュエータ積層構造上に置かれている別の構成を示す。この図では引き線のついた番号は、対応する引き線のついていない番号と同じ機能を持つ。

【0092】ティップとそれに伴う微細アクチュエータを作る肯定は、マイクロ真空管、強誘電体RAM、集積回路などを構築するために用いられる技術の応用である；参考文献12ないし17を参照のこと。参考文献12はティップ27に類似の顕微鏡エミッタを示している。これは、ティップがパターンニングされた丸い穴の底に成長する蒸着とそれに続くリフトオフ・リソグラフィック技術か、あるいは等方性湿式または乾式エッチングとシリコンのような単結晶材料の酸化とを組み合わせ

形成される。どちらの方法も広く実施されている方法である。本発明のティップ材料は、たとえばタングステン、タングステン-レニウムのようなタングステン合金、ドーピングされたタングステン、プラチナ、プラチナ-イリジウム合金、モリブデン、シリコン（またはドーピングされたシリコン）、ドーピングされたダイヤモンドまたはプラチナを被覆したタングステンやモリブデン、イリジウムまたはプラチナ-イリジウム合金などの屈折金属または導電性セラミックなどがよい。これらはすべてAFMとSTMの好適な材料である。リフトオフ工程と、酸化を加えた等方性湿式、乾式エッチングの性質は、それぞれ、非常に鋭端な円錐型の金属材料または単結晶材料を堆積および/またはエッチングすることができるものである。先端が鋭いので、ビット・アレイ内でビットの間隔を密接に配置することができ、読み書きの際に互いに弁別することができるようにする。

【0093】ティップには、性能を向上させるための導電性皮膜を施してもよい。適切なティップ皮膜の例としては、ニッケル、金、プラチナ、イリジウム、ロジウム、タングステン、レニウムがある。

【0094】参考文献13ないし17に、薄膜の形態に圧力材料を堆積させる既存の機能を示す。ここではアクチュエータとしてではなく、メモリ・セル（この場合はその強誘電特性が利用されている）、共振器クロックまたは光ファイバ皮膜として用いられているが、その圧電特性を利用したものである。

【0095】参考文献13と14とは、スパッタリングされた薄膜PZTを用いており、参考文献15ではゾル-ゲル工程によるスピンされたPZTを用いている。

【0096】スパッタリングしたZnO薄膜圧力材料を用いた他の処理法が参考文献16に解説されているが、ここでは薄膜ZnO圧力材料と湿式エッチングしたシリコン薄膜の両方を用いて共振構造を作成している。同様の用途によるAlNの使用法も解説されている。このような共振器処理法は、圧力膜42を内蔵する、ここで示される変形マイクロアクチュエータ・ビーム47を組み込む際に直接利用できることと、この技術は同時集積回路作成と互換性があることに留意されたい。このような方法では、図8および図9のティップ27は、絶縁されたビームまたはダイアフラム47上に直接載っており、ビーム/ダイアフラム47は薄膜圧力材料42をパルス化することにより任意にたわませる（または振動させる）ことができる。同様に、材料42は制御されたバイメタル上の屈曲を誘導する抵抗ヒータより構成されていてもよい。

【0097】参考文献17は、エッジだけで支持されている共振器構造を示す。これを用いても、ビーム47とここで解説されるような微/粗アクチュエータのような種類の構造を実現することができる。

【0098】ビット・アレイ26が実現されるビット媒

体に話を移すと、ビット・アレイは1個の読み書きタイプ27によりアドレス可能なビット媒体のエリアであることを当業者であればご理解いただけよう。2つの一般的な場合を論ずることにする：すなわち、第1の場合は、読み込み専用メモリに消去不能媒体を用いており、第2の場合では読み書きメモリに消去可能メモリを用いている。STMとATM技術が、高性能の顕微鏡ツールで期待されるような、技術上の目標である実質的にそれぞれの半導体材料の原子解像度高コントラスト画像を作成することに成功すれば、望ましいスケールで望ましいコントラストを達成でき、しかも高周波でそれを読み込むことができる機能は、かなり大きな単一タイプのSTM/AFM顕微鏡により、非常に少数の書き込まれたフィーチャではすでに証明されている。そのため、問題はタイプを用いてこのようなコントラストと安定したフィーチャを作り出し、後で書かれたフィーチャのコントラストを中性化することが問題となる；すなわち、再書き込みが可能なメモリにおける消去である。本発明は、前述の顕微鏡を用いた用途において、安定した方法で画像化が可能な多くの媒体の利用に関する。STMで知られている電流を流す多くの種類のタイプ操作はたいへん簡単に実行することができる；特に、コントラスト・タイプ高モードと顕微鏡モードは容易である。

【0099】本発明には、AFM技術は適用できないということではない。実際、図8および図9のビーム47を利用して、AFM結像モードを実行するかを解説してきた。これは、振動カンチレバー周波数の変化またはマイクロアクチュエータ・カンチレバーの駆動信号の大きさを介してコントラストを検出し、カンチレバー47が装置の動作中に自由にたわむことができる場合に、図8と図9のタイプとビットとのギャップを一定に保つ方法である。

【0100】一般的に言って、STM技術のほうが、タイプと試料とのギャップが通常は小さいために、最終的な解像度は高くなる。電流を流すSTMモードもタイプ支持用のカンチレバーを必要としない。

【0101】STM法では、コントラスト・タイプ高モードを用いると、操作は最も速くなる。これは、タイプの高さの調整をせずに、タイプ検体電圧または電流の変化としてコントラストが検知されるためである。これは、タイプ・マイクロエレクトロニクス支持回路構成により、タイプを上下方向に動かす必要がなく、たいへん迅速に実行することができる。ただし、ビット・アレイ26の比較的ゆっくりとした掃引動作により平均ギャップ寸法が変化した場合は動かさねばならない。STM分光モードでは、タイプ/ビット・アレイ電圧の掃引と、タイプ/ビット・アレイ電流の依存度を測定しなければならない；すなわち、一定のギャップ寸法において与えられたサイトすなわちビットの位置におけるコンダクタンスを測定するか、あるいは一定の電

圧（または電流）とギャップ寸法における電流（または電圧）を測定して、電子バリアの高さを分析する。特定のビットのコンダクタンスのコントラストを1回のパスで測定しようとする場合は、この操作は非常に高速で行わなければならない。

【0102】また、数回のパスで電流と電圧の測定を数回行うことにより、掃引されたビットのストリング全体のコンダクタンスを測定してもよい。このようなコンダクタンスのプロット、またはこのようなプロットの派生型は、それ自身2値のオフ/オンビット状態として機能する電子構造を示す。最後に、2値の0/1あるいはオフ・オン・ビット状態を検知する（あるいは検知しない）代わりに、そのアナログ状態を検知するアナログ・ビット・メカニズムを実現してもよい。この場合はビットが駆動、検知および弁別される状態には2種類以上の度合の状態がある。

【0103】可能な媒体は、いくつかのクラスに分類することができるが、このリストは絶対的なものではなく、メモリ構造に用いることのできる独自のものを、STMとAFM要の結像モードとして使ってもよい。大半のビット・タイプ構造においては、STMのような解像度すなわち区別可能な最小ビットの寸法は、参考文献1の数式8、9、10に与えられる。おわかりのように、それぞれ10オングストロームと20オングストロームのビット・サイズとピッチとは、非合理的なものではない。これで、それぞれ250、000個のビットを有する、1000万の $1\mu\text{cm}^2$ のカンチレバーからなる1個の $\text{cm}^2$ 装置内に、 $2 \times 10^{12}$ という驚くべき数のビットを実現することができる。かなり大きな、たとえば100オングストロームのビット・サイズと、200オングストロームのピッチでも、 $2 \times 10^{10}$ 個のビットを提供することができる。このために、この技術は容量とビット/ $\text{cm}^2$ に関する限り最先端のものとなっている。

【0104】通常、ビット・コントラストが実行/消去されるのは次のような要素によるものである：(a) 地形的 (topographic) な特徴または局所の組成を作るあるいは変更する、(b) 結晶層を変更する、(c) 電子状態を作るあるいは破壊する、(e) 領域構造または分極状態を作るあるいは変更する、(f) 化学結合を作るあるいは変更する。これらのメカニズムのうち2つ以上を利用する媒体でもよく、また読み書きのメカニズムが別のものでも構わない。このようなカテゴリに入る例をいくつか説明する。

【0105】概して、STMタイプの媒体は、少なくとも一部は、電導体あるいは半導体であって、電子はタイプから媒体（または媒体からタイプへ）タイプ/ビット・アレイのギャップを越えて運ばれる。このギャップは、トンネル・モードのもっとも高い解像度に対して、平均サイズが数オングストロームから約10ない



10

20

30

40

【0111】参考文献21は、特定の金/ポリマー導電マトリクスについて解説し、 $W/Al_2O_3$  CERMETマトリクス材料に言及している。いずれの材料の特性も、ここに述べる媒体26に適用することができる。導電性粒子が粒子間トンネル電流に対するよりも互いに絶縁されている場合には、その状況をティップに有利なように操作してもよい。このような膜のある領域だけを局所的に加熱することにより、非可逆的な粒子の合体と大きな導電率の変化を誘導することができる。または、ティップを用いてこのような膜にトンネルまたは漏洩電流を通して、金属クラスタ上に実際に静電荷を起こすこともできる。このように、局所の導電率は、エリア全体に影響を受け、消去可能なビットを形成することができる。

【0112】参考文献22は、STMを用いて、きわめて滑らかな金超薄膜を操作する方法を解説している。このような膜は、局部溶解と、それに続くヒロックまたは張り出し加工 (bulging) により物理的に改変することができ、参考文献18に解説されたいくつかのメカニズムを用いて地形ビットを形成することができる。

【0113】参考文献23には、上述のR h o - Z r 膜に類似のヒロックに関する言及がある。

【0114】参考文献24では、酸素吸着質がGaAsの表面に結像可能なコントラストをどのように作り出すかを解説している。このメモリに使用するには、ビット・アレイ26を実現するための、へき開したばかりの、きわめて平坦な、原子的に清浄な表面と、超真空を用いることが困難である。別の方法では、脱離させなければ完全に100%の局部吸着率で吸着しているビット位置を脱離させることにより、ビットを書き込むビット・アレイ26を用いている。これは、基板/吸着質によっては、原子的に清浄な表面上に欠陥 (原子) ができることを防ぐよりも、連続膜内に欠陥 (空白) を維持するほうが簡単なためである。表面を吸着質から守ることが簡単であるのは、付着係数からわかる。吸着種または化学吸着種には、単一の原子またはイオン、きわめて短いオーダーの、複数の原子からなる分子またはマイクロクラスタが含まれる。分子は、ラングミュア・プロジェクト (LB) 法を用いて参考文献25に解説されるように、あらかじめ付着しておく。この参考文献では、吸着材がティップを用いて破壊的に消去される過程を解説している。参考文献26は、個々の金属吸着質をグラファイト基板から見分けるかを解説している。グラファイトによる結像そのものは、高真空の操作を必要としない。

#### 【0115】結晶相の改変:

ティップからの電流パルスにより起こった、媒体の局所加熱により、非晶性シリコンなどの材料を結晶性シリコンに変換することもできる。逆に、もっと短いパルスを使うと、すばやく溶融冷却して粒子の成長を防げば、結晶性材料を非晶質のようにすることもできる。これらの方法は、準安定非晶質または金属ガラス状態を得るためにスプラット冷却とレーザ薄膜処理で用いられる方法と同様である。

#### 【0116】既存の電子状態を充填するあるいは空にする:

二酸化シリコン膜は、バルクの状態でもシリコン/酸化物インターフェースにおいてもいくつかの電荷状態を含むことが知られている。水素は、このような膜に拡散し、トラップを満たすことが知られている。さらに、ナトリウムやカリウムなどのある種のイオン汚染源は、特に電界の影響下ではこのような膜にすばやく拡散することが知られている。トラップが作られ、電荷注入および/または誘導されたトンネル処理によりそのトラップが満たされるあるいは空にされるような状態で、超薄膜酸

化膜を有するティップを媒体として用いると、ビット・コントラストを発生させることができる。ギャップ距離を十分に制御できるトンネル電流が与えられて、ティップと媒体の衝突を防ぐ。このような酸化物、酸素窒化物、窒化物その他の誘電体にイオン注入を行い、これらの目的のための漏洩および/または電荷可能な状態の集中を促進させることもできる。

【0117】上記の例の代替案としては、薄膜誘電体をナトリウムやカリウムなどの移動性イオン種でドーピングして、ティップを用いて、このような種の局部的濃度を蓄積あるいは空乏化することによりビットを作成し、トンネル電流またはコンダクタンスを発生させる。非STM方法では、振動カンチレバーの上のティップのAFM機能を用いて、電荷領域の静電荷を (電流を流さずに) 検知することもできる。

【0118】またさらに別の構成では、水素をドーピングした非晶性シリコンまたはセレンのフォトコンダクタを媒体として用いることにより、ティップがこのような材料の非電荷膜または均一に電荷された膜上のビット・パターンに電荷を与えることもできる。このような膜を、フォトコンダクタが保持する電荷をすべて放出するような照明に露出することにより、消去することもできる。この場合は、透明材料内に移動式のカンチレバーまたはプレートを組み込んで、照明を後ろからビット・アレイに当てることができるようにすることもできる。この方法では、ビット・アレイ内のそれぞれのビットではなく、ビット・アレイが消去される。数百万のビット・アレイがあるとすると、これが障害になるとは言えない。消去用の照明を、局部的に内蔵された発光ダイオード (LED) または半導体レーザによって、選択的にビット・アレイに設けることもできる。消去あるいは媒体の初期化 (すなわちプレチャージング) は、放出モードでトンネル・ティップを動作させることにより実行することもできる。この場合は、ティップまたは隣接する媒体のどちらかが熱イオン放出またはフィールド放出により熱的に電子を放出する。ビット密度が低い場合は、これらの放出モードを用いてビットを書き込むこともできる。

#### 【0119】電子状態の作成と破壊:

参考文献27は、電圧を印加することにより書き込むことも消去することもできるバルクで分布された電荷をトラップするために窒化シリコンを用いる既知の方法について解説している。超薄膜窒化シリコン膜に電荷をプログラミングして、電荷の存在をトンネル行動の変化により検知することもできる。膜内に誘導された電荷状態により、トンネル定常状態の漏洩電流を変化させ、標準のSTMのような方法で検知を行う。変化しない媒体材料またはギャップ制御用の既知の一定漏洩を持つその他の材料で、セクタまたはトラック領域がビット・アレイ内に設けられる。

【0120】参考文献28は、このような超薄膜絶縁性または導電性積層媒体に用いることのできるSTM操作の1モードを解説している。ここでは、低エネルギーの衝撃性により、このような電子が介在膜の薄い層に浸透して、端子として動作する下部の基板により収集されることになる。このような種類の3端子構成により、欠陥、膜導電性およびこのようなきわめて薄い積層されたサンドイッチ構造間の界面バリアの高さを探ることができる。本方法は、電子トラッピング、移動性イオン種およびティップを電流/熱にさらすことにより起こるバリアの高さの変動によるコントラストを利用している媒体に広く適用されている。領域構造または極性化状態の作成と変更：

【0121】参考文献14は、メモリ・セルとして薄膜PZTを用いる方法を解説している。PZTのような強誘電材料は極性化されて、極性フィールドが除去された後も残留極性を保持する。逆の極性化電圧により材料は反対方向に極性化される。そのため、この材料を用いて2つの明確な極性電圧閾値を有する双安定メモリ・コンデンサを作ることができる。極性は極性フィールドが除去された後も、不揮発の状態である。検知の際に極性が破壊されたら、再度書き込みを行わねばならない。検知では、トンネル電流または電圧の変化を介して、印加されたフィールドと極性状態との相互作用を測定する。本発明の実行例では、ティップは必要な読み書き電圧を強誘電性超薄膜に印加するが、非接触状態で印加することが好ましい。トンネル電流モードでティップを動作させるだけでなく、フィールド放出モードでも動作させると、はるかに大きな電流と電圧とを媒体に導入することができる。ただし横方向の解像度は犠牲となる。典型的なトンネル・モードでは、媒体材料の電歪誘導された変形を地形変動として検知することもできる。

【0122】参考文献29では、強誘電体不揮発性メモリ・セルの製造についても解説している。読み込みのメカニズムについてより詳しい解説をしているが、これについては参考文献14も参照のこと。

【0123】参考文献11では、薄膜として圧電ポリマーを使用する方法について解説している。この材料はティップにより印加された電圧により、極性をもたせることができる。強誘電性圧電材料に極性をもたせることにより、電歪効果を起こすことができるが、これはギャップの変化として検知することができる変形である。元の極性電圧と同じ電圧を用いて電流を流そうとすることにより、ティップで極性の方向を検知することもできる。電流が通らなければ、コンデンサはすでに極性を持っている。このように2つのメカニズムが可能である。ポリマーをパターンニングされた電極または高い横方向の抵抗を有する電極に被覆する改良案も利用することができる。

【0124】参考文献15は、圧電ポリマーPVF<sub>2</sub>お

よび結晶性ZnOやPZT圧力材料の使用法を解説している。厚み1000オングストロームのPZTゾルーゲル膜が解説される。この使用については参考文献11にもある。

【0125】一種の極性化行動を行う別の種類の材料は、ポリマー・エレクトレットである。これは通常は、移動性または移動種の緩和時間定数により決定される有効時間の間は、バイアス電圧を持たずに、電気的極性化を維持することのできるポリマーである。

【0126】媒体の一例として、薄膜26として設定される、ペルフルオロアルコキシ樹脂ポリマー系すなわち「PFA」系樹脂より構成されるものがある。アセトン、エチルアセテートまたはメチルアルコールのようなサブデバイス領域に揮発性の成分を入れると、あらかじめ極性を設定されたPFAとティップとの影響下で、このような種の吸着/脱離を電氣的に検出することができる。

【0127】ティップを可動電極として用いて、モリブデン酸ガドリニウムのような強誘電性ビット・アレイ材料26の薄膜内の強誘電性/強弾性の島状領域の移動する方法もここに含む。この方法では、領域をビット・アレイの平面内で移動させる。このため媒体は極小型のバブル・メモリとなる。

【0128】参考文献30は、単結晶材料を多少軸から外れて切断することにより、表面の原子スケール上に一連の一定のステップができる様子を解説している。このような軸から外れた表面を使用して、横棧やこぶをつくり、これらがフォーマッティングされたレーザCDや磁気メモリ・ディスクのようなトラックとは言えないまでも、規則正しく配置された好ましい結合サイトを作り出す方法も本発明の範囲内である。

【0129】化学結合の作成と変更：

表面に吸着される種は、STM状のモードで地形上と電子的なコントラストの両方を示す。装置（またはサブデバイス）の封止された領域内の、そのために設けられた種の可逆的な吸着（または化学的吸着）と脱離も、本発明の範囲内である。このような種は、凝固により凝縮した形できちんと保持され、後で部分的なヒータを用いて、望ましい位置に蒸着堆積され、きれいに蒸着するか全体を覆うように凝縮させて書き込み可能な表面を初期化する。このような種の選択的脱離によるデータの書き込みはティップからの電流パルスを用いて実行することも可能である。媒体の表面は、イオン注入により起こった破壊と同様に、種に対して好ましい結合サイトを与えるように処理される。凝縮性炭化水素分子は、この方法に用いることができる。

【0130】さて、図13および図14に移ると、上記に例としてあげた媒体のうち2種類のティップ/ビット・アレイ領域の一部が示されている。図13は、Rh<sub>2</sub>S<sub>2</sub>Zr<sub>1</sub>S<sub>5</sub>のようなガラス金属を用いた参考文献18に解説

されているマイクロバンピング媒体の実行例を示す。図14は、圧電または強誘電体膜媒体に関して参考文献11、14、15、29に解説されているような、電氣的に極性化された領域としてビットを記憶する媒体の実行例を示す。図14はまた、上記の、表面、バルク電子状態またはトラップの作成/破壊または充填/空白化を用いた媒体をも示している。これは非晶性シリコンやセレンなどのようなフォトコンダクタ、または窒化シリコンや二酸化シリコンなどの絶縁体の材料に関するものである。

【0131】図13では、ティップ27は支持動作手段24の上にある。手段24は分かりやすくするために概略図となっている。ティップ構造に対するカンチレバーまたはプレート7、7'または7"の走査動作は、矢印63により示されている。ビット・アレイ媒体はカンチレバーまたはプレート7、7'または7"上に、薄膜の形で堆積されている2層61、62より構成される。層62は、参考文献18のガラス金属Rh<sub>2</sub>S<sub>2</sub>Zr<sub>2</sub>であり、60により示される、ティップの電流と電界とに露出することによりディンプル加工される。形成されたばかりのディンプルまたはヒロックまたはデータ・ビット58がティップ27に隣接して示される。以前に形成されたディンプル・ビット59も示される。既存のビットの隣にビットを書き込むことにより、参考文献18に解説されたように古いビットが消去される。ビット・アレイの空間的配置を助けるために用いられるトラックは、従来のディスク・メモリのサーボトラッキングに用いられるのと同様の方法で、連続の直線またはディンプルとして書くことができる。層61は、材料7、7'または7"からの媒体材料62の熱的金属的絶縁物として、材料7、7'、7"が導電性でない場合の電極として、また材料7、7'、7"が導電性であり、その材料を回路の一部として利用したくない場合の絶縁体としてなどいくつかの機能を果たす。図を簡単にするために図示されなかった層には、材料62上に堆積され、パターニングされて実施のビット・エリアから除去される、リソグラフィで規定されたトラックなどの光学膜が含まれる。

【0132】図14では、同様の構成が示されるが、異なるのは、媒体層62が、絶縁体、フォトコンダクタ、強誘電性/圧電材料、あるいはエレクトレット・ポリマーなどの電氣的に極性を持つことができるあるいは電荷された膜より構成されている点である。図面を簡単にするために、図示された表面電荷ビット・エリアの画像電荷は図示されていない。これらは層61が導電性であれば、層61と62との間の界面にあるのが普通である。層62が強誘電体のような極性化可能な材料である場合は、書き込まれたビット領域の対向極も61と62の界面にできる。層62の厚みを通してバルク電荷がある場合は、書き込まれたビット・サイトにおいて層62内の電圧傾斜はほとんどないかあるいは全くない。膜62が

フォトコンダクタである場合は、ティップ27を放出モードで用いて領域64に示される表面全体を負に電荷して、次に、正にバイアスされたら、ティップで電子を選択的に除去して、ビット領域59、58を形成する(書き込む)。層61は、たとえば電極として機能し、このときは膜全体がバイアスされ、導電性となって(局部LEDにより照射されて)、ブランケット電荷64で初期化する。膜層61は絶縁体としても機能し、7、7'、7"が電気回路内に入らないようにする。

10 【0133】電荷層または極性化層を組み込んだ媒体のために、能動半導体装置または接合を層61の代わりにまたは層61の下に利用することもできる。このようなダイオード、ショットキー・バリアまたはその他の半導体接合を用いて、遠隔操作で切り替えやバイアスが可能な電極として用いることもできる。このような電極は、分光的なビットの弁別、初期化、半導体発光ダイオードによる初期化または消去のための光の発生のために便利であり、また書き込まれたビットを維持あるいは書換えるためにも便利である。

20 【0134】図15では、メモリ装置の構成全体を概略図で示す。左側に示されるのは、駆動共振器1、カンチレバー7、ビット・アレイ26、ティップ/マイクロアクチュエータ層2などの基本的な電氣的機械的構成部品である。この概略図では駆動共振器はカンチレバー7に直接接続されている点に留意されたい。しかし、実際には上述のように、層2を通じて機械的接続がなされることが好ましい。直接接続した主な理由は、層2の電子部品が熱伝導を介して放散電力をより容易に隔離できるためである。

30 【0135】右側に示されるのは、実際に装置そのものに物理的に集積されるさまざまなエレクトロニクス支持機能である。ただし、ここでは観察のために分解されている。示される部品には、マイクロプロセッサ67、マルチプレクサ70、おもに電源、検知回路およびデジタル/アナログとアナログ/デジタルの変換回路からなる回路群66、切り替え手段65がある。切り替え手段65により、上記すべての機能は正確なビット/アレイとティップ/マイクロアクチュエータとの間で適切にアドレスされる。

40 【0136】性能を最も高めるためには、これらの回路構成のほとんどまたはすべてを、上述した層2の領域23に集積するとよい。これによって容量とインダクタンスが最小限に抑えられると共に、信号伝播の統合性が最大となり、それによって特定のビット密度と信号対雑音比について達成可能なカンチレバーの走査速度が最大となる。装置の他の部分に集積されているこの回路構成の他の領域23も同様に可能である。これはシリコンのような利用される構造材料がこのような機能を果たすことができるためである。

50 【0137】共振器高圧電源66aが、回路群66に含

まれる。この電源はマイクロプロセッサ67により指示されたように、駆動共振器1に電圧波形を与える。電圧波形はマイクロプロセッサ67により選択され、振動励起の状態を作り出したり打ち消したり、あるいはカンチレバーを目的の領域に駆動させて読み書きデータの転送だけを行う。この電源66aは、バス71によりマイクロプロセッサにリンクされており、66内のその他の回路機能も同様である。

【0138】回路群66内の次の部品は、選択されたカンチレバー7の実際の位置を判定する位置センサ66bである。容量位置センサ72が、N番目のカンチレバー7に隣接して示され、この回路に接続されている。また、この回路構成もバス71を介してマイクロプロセッサ67に接続される。このようなコンデンサは、カンチレバーと対向するウェブ壁25との上に電極を配置することにより実現される。ビット・アレイ自身を用いてカンチレバーの位置を判定する別の手段を、以下に論ずる。

【0139】回路群66の次の機能は、プレート／カンチレバーDC／AC電圧バイアス手段66cである。これは基本的にはSTMサンプル電圧バイアス発生器と同じである。DC電圧モードでは、電位はティップに関して発生されて、トンネル電流または放出電流の発生と維持とを行う。AC成分をDCベースライン電圧の上あるいはその代わりに重ねることができるようになると、ビットの導電性を判定することが可能になり、そのために導電性をコントラスト・メカニズムとして使用することができる。これはSTMに関して行われるものと同じで、異なるサンプル・フィーチャ（ビット）が独自の導電性を有する。ここでもバス71によりこの回路構成はマイクロプロセッサ67に接続されている。

【0140】回路群66には、ティップ位置検知回路構成66dも含まれる。これも、N番目のカンチレバーについて示されたものと同様の受動容量検知手段73で構成されるか、あるいは望ましい駆動電圧範囲についてマイクロアクチュエータの変位を直線化し、校正する能動回路構成より構成されてもよい。この回路は書き込まれていないビット・アレイ・トラックで測定されたティップ電流と、そのためのセクタ基準位置とを利用する。個々でも、マイクロプロセッサ67に対するバス接続71が設けられる。

【0141】回路群66に含まれる次の回路は、ティップDC／AC電圧バイアス手段66eである。この回路は、プレート／カンチレバーDC／AC電源66cと同様の機能を果たす。カンチレバー7ではなく、プレート7'または7"の場合は、1枚のプレートにつき複数のティップがあり、そのために、対応するビット・アレイが同電圧の同一プレート上にあっても、異なるティップからの異なるギャップ電圧下で動作の自由を与える。ここでもマイクロプロセッサ67に対するバス接続71が

設けられる。そのため、異なるティップの読み書きをプレート・ビット・アレイを用いて同時に行うことができる。

【0142】回路群66の次の回路機能は、ティップ・トンネル／放出電流回路構成66fである。トンネル・モードでは、この回路構成は多くのモードにおけるSTMと同様の動作をする；たとえば一定の平均電流モードでは、電流をモニターして、ビットにより起こされた振動をすべて検知する。通常電流は、STMの場合と同じく、ナノアンペアのオーダーで、電圧はミリボルトのオーダーである。このような振動は、必要だけ増幅統合され、設定されたポイントのトンネル平均電流が維持される。しかし、ビットにより起こされた振動は被検知データ・ビットとして読み込まれる。放出モードは、ティップ27に数十電子ボルトを与え、相対的に大きなギャップで電子放出を起こすことにより利用される。この場合は、この回路が放出電子のトラックを相対的に大きなギャップを越えて転送された状態に維持する。トンネル電子と放出電子の両方を利用するビット・メカニズムと媒体とは前述されている。ここでもマイクロプロセッサ67に対するバス接続71が設けられる。

【0143】回路群66の最後は、ティップ・マイクロアクチュエータ高圧電源66gである。この電圧により、変形可能な下層マイクロアクチュエータまたはマイクロアクチュエータ／カンチレバーを介して、ティップ27の実際の変位が起こる。与えられる電圧は、STMで広く知られているものと同様の最も典型的なモードにおける設定ポイント平均トンネル電流により決まる。

【0144】回路群66の回路は、装置内で必ずしも物理的に互いに隣接していなくてもよいことを強調したい。この図のようにグループになっているのは、これらの回路がすべて同じ供給／電源の性質を持っているからであって、これらの回路は好ましくは23のような領域に、マイクロ電子的に集積回路可能なハード配線回路を用いていてもよい。

【0145】次に重要な電子構成部品は切り替え手段65である。この手段の目的は、上述の回路手段66aないし66gの適用と、選択されたビット・アレイとのビット・ストリームの流れを指示することである。このため、切り替え手段65には、デジタル・ビットストリームおよびアナログ電圧と電流を切り替える手段が含まれる。切り替え手段65は層23の一部として実現することができ、マイクロプロセッサ67またはマルチプレクサ70からの命令を伝える。一例として、マイクロプロセッサ67はバス68上で、ビットストリームを4つのサブストリームに出力し、この4つのストリームのデータを4個の隣接するビット・アレイに記憶させることが望ましいという、着信メッセージを受け取る。多重化されたデータは、バス68を通してマイクロプロセッサ67に到着するか、あるいはバス69を通して（同じバス

でもよい) デマルチプレクサ70に到着し、デマルチプレクサ70では4つのサブストリームに分割される。これらの4つのサブストリームは、たとえばマルチプレクサ70のバッファ・メモリに記憶され、シリアルにまたは平行に切り替え手段65を通して4個のビット・アレイにロードされる。切り替え手段65は、複数の平行チャンネルを通じてデータを送ることもできるが、この場合は回路66が、本動作に関わるいくつかのサブデバイスに同時に用いられる。手段65による切り替えは、マイクロプロセッサ67の指令下で行われる。マイクロプロセッサ67はタスクを実行するための一定の組合せのソフトウェアとファームウェアとを持つマイクロコントローラより構成されるとよい。

【0146】マイクロプロセッサ67は以下の機能を行う：デジタル信号処理、ビット誤り検出／修正、振動補正、フォーマット／消去／初期化、メモリ管理、ティップ／アレイ位置同期、カンチレバーの軌道計算、フィルタリングおよびシステム全体の制御。これらの機能はすべて、その実行のために、ソフトウェアまたはファームウェアにアルゴリズムとしてプログラミングされたマイクロアクチュエータまたはマイクロコントローラを利用する。

【0147】STMでは、デジタル信号処理を広く利用して信号対雑音比を最大にすると共に、いろいろな波形整形、フィルタリング、変形、直線化および校正機能を行う。このメモリ装置では、さらにデジタル信号処理を用いて、同時に、隣接するティップの動作からの干渉を打ち消すために用いる。ビット誤りの検出と修正とは、大容量メモリでは標準的な要件である。さらに、暗号化も行うことができる。

【0148】振動補正は前記に解説されており、適切に振動を打ち消す実行例をここで計算実行する。装置に大きな衝撃が与えられると、この回路が能動ティップを退却させて、衝撃が終わるまでマルチプレクサ70内にあるバッファ・メモリにデータを移す。

【0149】フォーマット、消去および初期化機能は、ハード・ディスク・ドライブのものと同様である。マイクロプロセッサ67にアルゴリズムが設けられて、プログラムの消去並びにビット・アレイ上にエリアを作り出す。このエリアは、ディスクのセクタやトラックとその性質が似ており、ティップがビット・アレイ内でその位置を認識できるようにするためのものである。

【0150】メモリ管理機能には、ハード・ディスク製品に設けられているものと同様の、電力管理とデータのバックアップ効率のために設けられる日常的なハウスクリーニング・アルゴリズムも含まれる。

【0151】ティップ／アレイ同期アルゴリズムは、回路群66(図示せず)に含まれるティップ／アレイ同期回路構成に対応するために、マイクロプロセッサ67に組み込まれてもよい。これは、ティップの動作をカンチ

レバーに合わせるように機能し、正しいデータが正しい位置に読み書きできるようにする。カンチレバーまたはプレート・トラックおよびセクタは、ティップ自身により書き込まれたものであることもあるが、このために利用される。または、カンチレバー位置センサを用いてもよい。これもギャップ寸法の駆動を、ティップ・マイクロアクチュエータを介して、カンチレバーの操作のタイミングに合わせて、平均ギャップを一定に保ち、あるいは使用されていないときはティップを退却させる機能を果たす。

【0152】フィルタおよびその他のコーダやデコーダ(図示せず)も用いられて、着信発信ビットストリームを調整して、最適な処理を行い、装置との間でアドレスされた送信を最適なものにする。フィルタ・アルゴリズムは、マイクロプロセッサ67のデジタル信号プロセッサにより実行してもよい。

【0153】ブロック70は、マルチプレクサ／デマルチプレクサを示し、これはデータを複数のサブデバイスと同時にダンプすることにより可能になった、非常に増大した1/0ビット速度に関しては特に便利である。このような試みは、ディスク・ドライブをアレイ内に取り付けることにより現在行われつつある。

【0154】バス71は前述されたすべての電子構成部品を接続して、複数のサブデバイス間の切り替え手段65により、データと命令の双方向経路を供給手段66に提供する。カンチレバー7、7'、7"と対応するティップ手段27とは、通常は、2次元あるいは3次元のアレイに設けられるが、図15では図を簡単にするために1次元のアレイしか示していない。図15ではN番目のサブデバイスに対する接続しか示されていないが、切り替え手段65のサブデバイス側には、切り替え手段65により接続することのできるすべてのサブデバイスに対する相互接続部があることをご理解いただきたい。そのため、もし列行(row and column)コーダおよびデコーダが、回路群66、マイクロプロセッサ67またはマルチプレクサ／デマルチプレクサ70にすでに設けられていない場合は、手段65には、列行コーダおよびデコーダが組み込まれることもある。複数のサブデバイスに対する同時読み書きのために、電子機能66aないし66gはそれぞれが同時に複数のサブデバイスとして機能できる能力を持つように構成されることもある。

【0155】しかし、装置の複雑さを最小限に抑えるために、切り替え手段65を介して電子供給部66aないし66gに同時に接続されるサブデバイスの数を最小限にするような選択をしなければならない。すべての機能を切り替える必要はない。この例としては、ティップ・バイアスまたはカンチレバー・バイアスを同時にすべてのティップ27またはカンチレバー7、7'、7"に与えるようにして、読み書きのために用いられるティップだけを、隣接するアレイのトンネル付近へのマイクロア

クチュエータで駆動する。図8および図9のマイクロ動作手段の変形では、ティップ27が絶縁されたビーム47に直接組み込まれ、ビーム（その場合はマイクロアクチュエータ）は熱膨張の差分またはバイモルフ圧力膨張により誘導されたビームの応力で起こる変形で移動されることが想起されよう。ここでのポイントは、高電圧の切り替えを避けつつ、この装置を実現することができるということである。たとえば注入された抵抗層42の、電流による抵抗加熱または圧力バイモルフの屈曲により起こった差分熱膨張は、低電圧でも得ることができる。しかしながら、熱緩和時間定数と慣性効果による新たなトレードオフが出てくる。

【0156】発明者は、現在ある多くの媒体手段と将来可能性のある媒体手段の利点を生かすことのできる包括的なメモリ装置として実現できるものを解説してきた。光学メモリや磁気メモリと異なり、マイクロメータの小数点オーダーのビット・サイズに制限されるものではない。これはリソグラフィ技術によりサイズが制限された記憶セルを利用するデジタル集積回路メモリと同様である。極小ビットと莫大な数の重複および平行するサブデバイスを用いることの利点により、大型メモリの深刻なデータ破壊やビットストリームのフロー速度が制限されるという問題が解消される。その他の主な利点は、回転装置と比べて、単位体積当りのビット数が大きく増加することと、読み書きのアクセスと待ち時間である。半導体エレクトロニクス、マイクロ加工装置と回転メモリ装置との良い点を、剛性構造に内蔵されるトンネル・ティップの能力と組み合わせ、原子または個別の電子状態のレベルまでスケールリングが可能なフィーチャを読み書きできるようにしている。

【0157】回転媒体はマイクロ振動媒体に取って替われ、このマイクロ振動媒体がいつまでも密度の点でデジタル集積回路（DRAM）の先を行くものとなろう。これはビットをDRAMのように相互接続部によって分離する必要がないという一般的な長所によるものである。

#### 【0158】産業上の適用性

本発明のメモリ装置は、次世代の大型記憶装置として、磁気光学装置および磁気装置の両方の回転メモリに代わり、使用されることになろう。

#### 【図面の簡単な説明】

【図1】マイクロ振動メモリ装置とその主要な部品の等角図である。

【図2】マイクロ振動メモリ装置の好適な実施例を、図1の直線2-2で切った断面図である。

【図3】2図の拡大図で、個々のカンチレバーの詳細と、その表面メモリ・ビットと、ティップと、それに伴う電子部分およびマイクロ動作手段を示したものである。

【図4】3図の拡大図で、ティップとマイクロ動作手段の詳細を示したものである。

【図5】データを数個のティップと同時にやり取りする場合に有利な3種類の代替実施例である。

【図6】図5と同様のもう一つの実施例である。

【図7】図5と同様のさらにもう一つの実施例である。

【図8】ビームのバックリング（buckling）現象により粗動作を起こす粗調整を行うティップ／微細アクチュエータおよびビーム支持手段の断面図である。

【図9】粗調整を行うためのティップ／微細アクチュエータとビーム支持手段の断面図である。これは図8のものと同様であるが、異なるのは可動ビームが両端ではなく一端で主に支持されており、粗動作が基本的には、カンチレバーのビーム屈曲により起こり、図8のようにビームのバックリングで起こるのではない点である。

【図10】粗調整を行う支持手段が、微細動作圧力材料と同じように厚みに変形し、積層されて適切な広がりを持つところの、圧電支持部材よりそれぞれ構成されるいくつかのティップ／微細アクチュエータの組の断面図である。

【図11】必要に応じて粗調整と微調整の両方を行うただ1つのアクチュエータを有するティップを示す；このアクチュエータは支持部材であり積層圧力材料より構成されて、図10に示されるような広範な性能を促進する。

【図12】第2マイクロアクチュエータに支持されるマイクロアクチュエータ上に支持されるティップを示し、1つのマイクロアクチュエータが微調整を行いもう1つのマイクロアクチュエータが粗調整を行う。

【図13】カンチレバーに利用することのできるビット・アレイ媒体のうち1種を示す断面図である。

【図14】図13のものと同様であるが、別の実施例を示す。

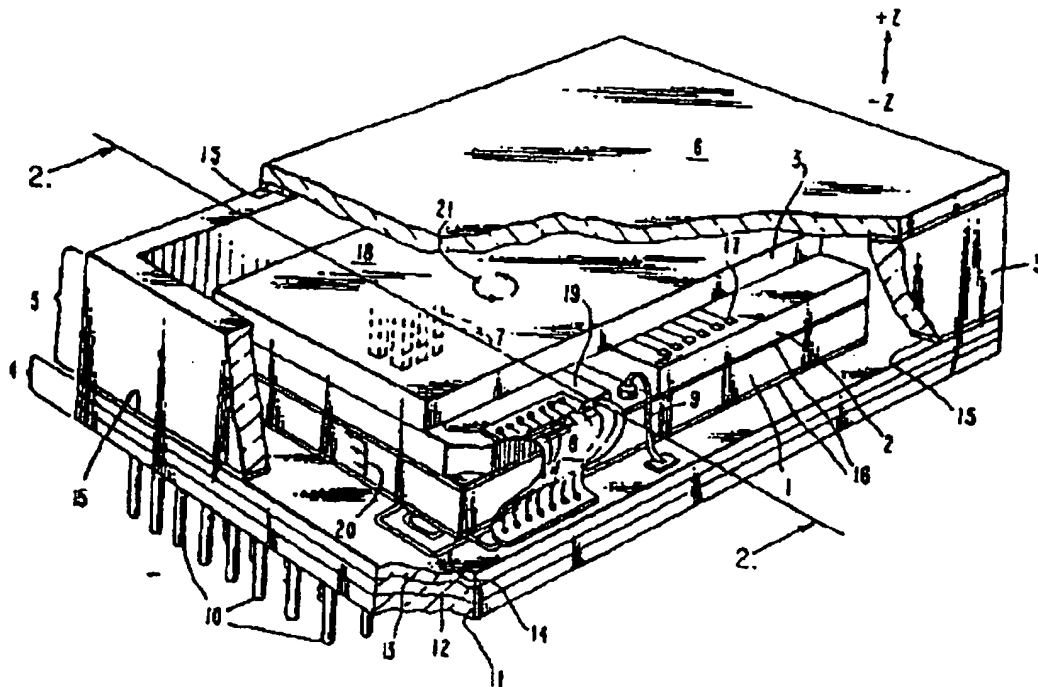
【図15】メモリ装置の電子回路構成の概略ブロック図である。

【参考文献】（省略）

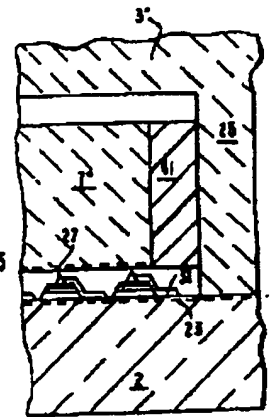
【図12】



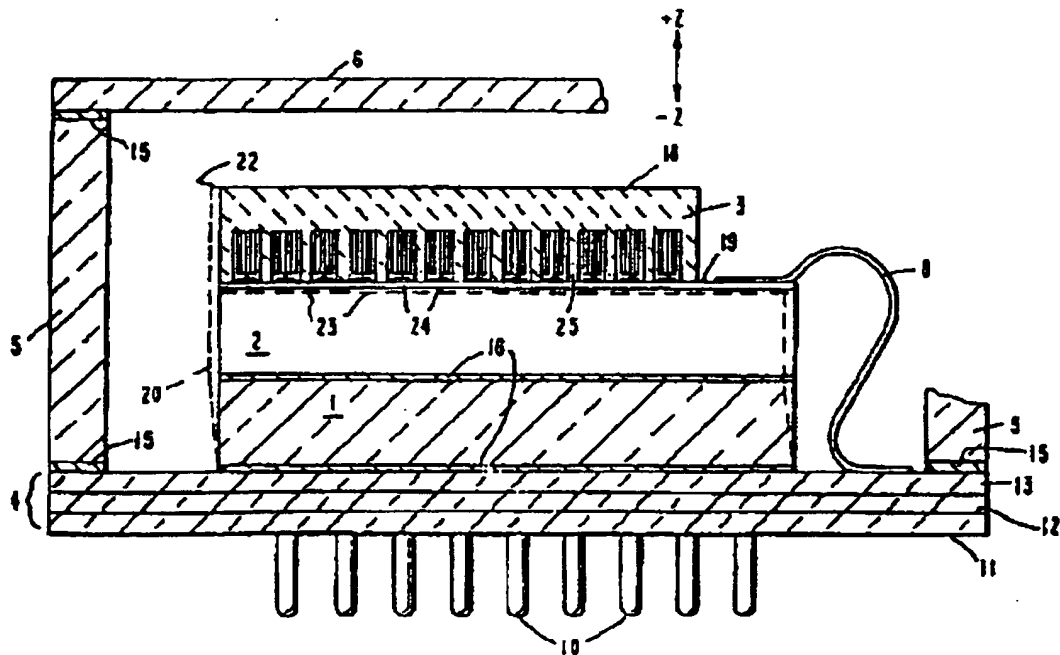
【図1】



【図7】

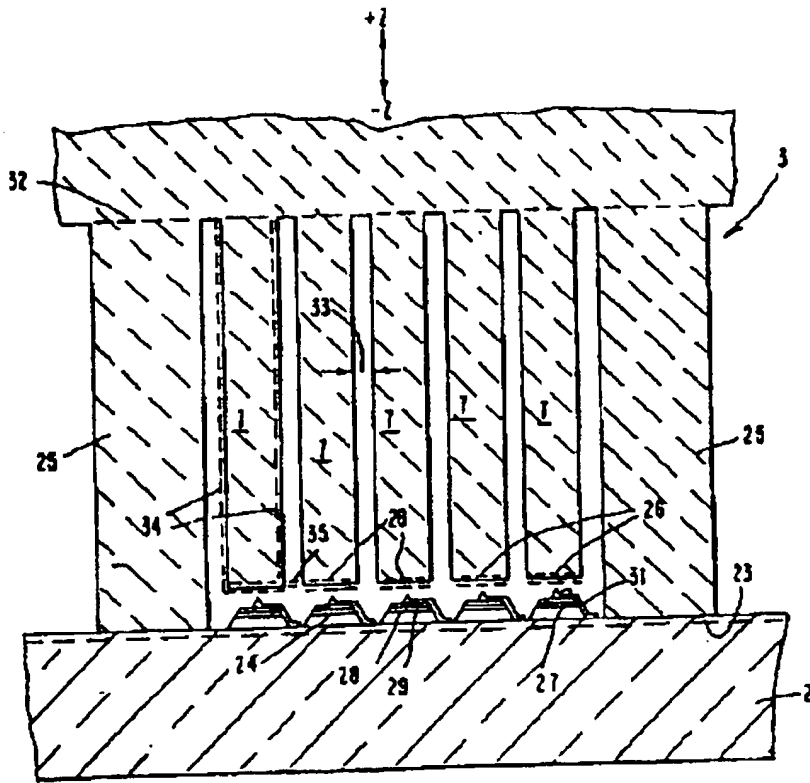


【図2】

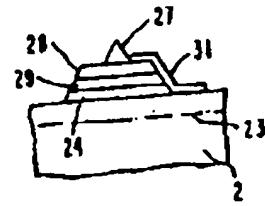




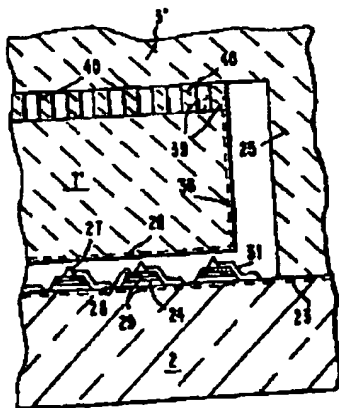
【図 3】



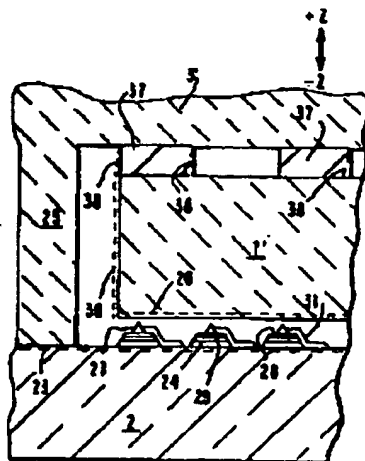
【図 4】



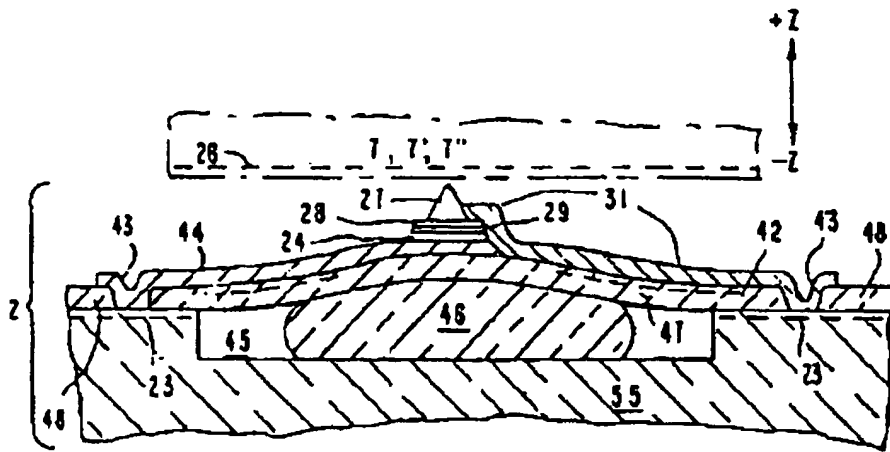
【図 5】



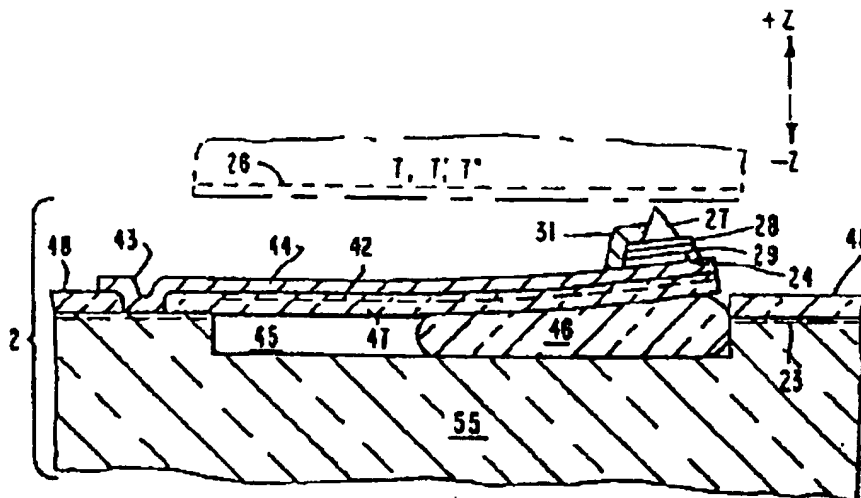
【図 6】



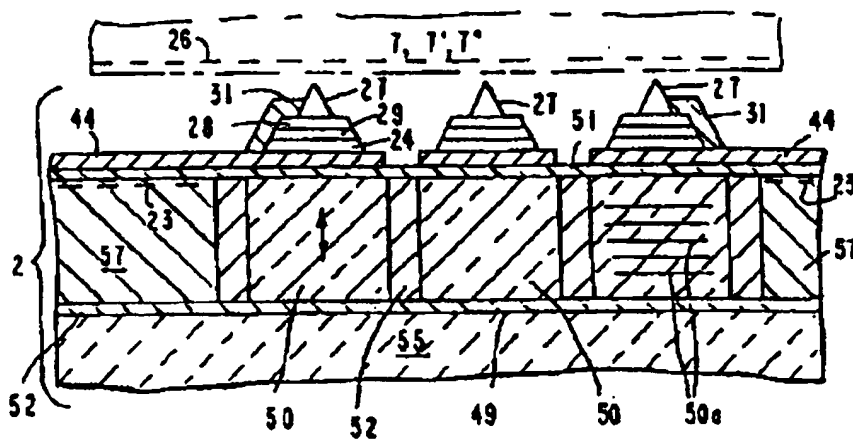
【図8】



【図9】

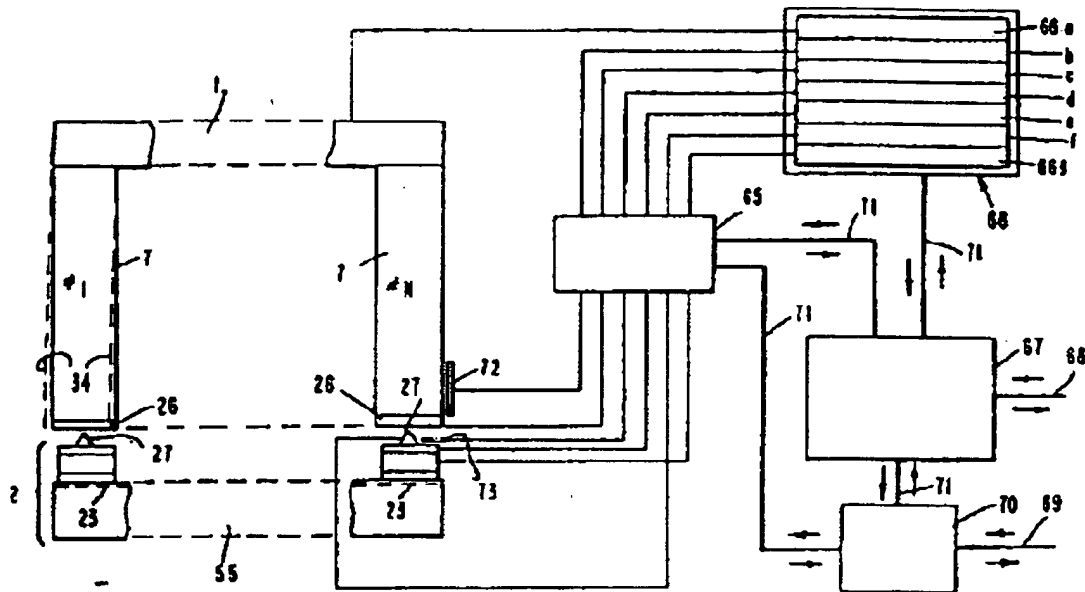


【図10】





【図15】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**